

13. Diódák és tranzisztorok kapcsoló üzemmódja

Kapcsoló üzemmódban az elektronikus alkatrészeknek két állandósult állapota, munkapontja van. A bekapcsolt állapotban a meghatározott kapcsoló elektródák közti ellenállás kicsi. A másik, a kikapcsolt állapotban a két elektróda közt nagy ellenállás mérhető, hasonlóan a bekapcsolt, ill. kikapcsolt, elektromechanikus (kontaktusos) kapcsolóhoz.

A kapcsoló üzemmódnak több alkalmazási területen jut fontos szerep. A digitális áramkörök többségében a tranzisztorok kapcsoló üzemmódban dolgoznak. A kapcsoló üzemmód két állapota könnyen, szűktűrésű elemek felhasználása nélkül beállítható, és jól megkülönböztethetően reprezentálja a két logikai értéket. Ezenkívül kapcsolóüzemben viszonylag kicsi a disszipáció.

Az analóg funkcionális egységekben és a mérőkészülékek analóg jelútjaiban előnyben részesítik az elektronikus kapcsolókat az elektromechanikusokkal szemben, mert az elektronikus eszközök megbízhatóbbak, gyorsabban kapcsolnak át egyik állapotból a másikba, és egyéb paramétereik is kedvezőbbek.

A teljesítményelektronikában a kapcsoló üzemmód kis disszipációja a lényeges. Bekapcsolt állapotban a feszültségesés, kikapcsolt állapotban az áram kicsi a kapcsolón. Megjegyzendő, hogy a teljesítményelektronikában a tranzisztornál fontosabb szerepük van a tirisztor és a triac típusú elemeknek. Ezekre és a speciális teljesítménykapcsoló tranzisztorokra (pl. IGBT) azonban itt nem áll módunkban kitérni.

Ebben a fejezetben a diódák és tranzisztorok kapcsoló üzemmódját elsősorban a digitális áramkörök szempontjából tekintjük át. A digitális áramkörökben a bekapcsolt elem keresztül $0,1 \dots 10$ mA nagyságrendű áram folyik, és a kapcsoláskor a feszültségváltozás csak néhány volt nagyságú. A tranzisztor vagy diódát analóg kapcsolóként alkalmazva ennél kisebb, $1 \mu\text{A} \dots 1$ mA nagyságrendű üzemi árammal találkozunk, továbbá a bekapcsolt kapcsoló maradékfeszültségének $1 \dots 10$ mV nagyságú megváltozása már jelentős hibát okozhat. Ezért ebben az ún. kisszintű vagy analóg kapcsoló üzemmódban ilyen tekintetben finomabb modellezésre van szükség.

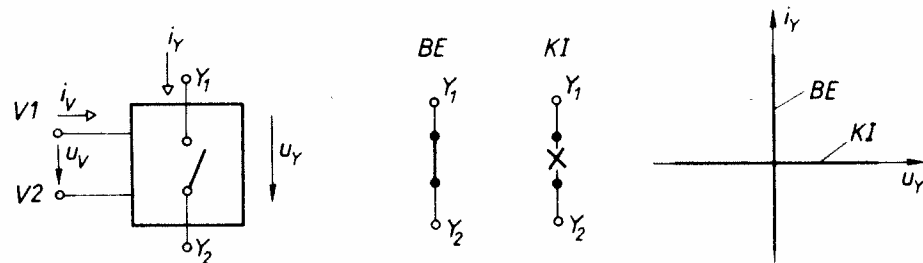
Teljesítménykapcsoló üzemmódban az egyszerű tranzisztormodellt más szempontból kell kiegészíteni. Az amper nagyságrendű áramoknál már semmiképpen sem elhanyagolhatók a hozzávezetési és testellenállások, és nagyon fontosak a letörési jelenségek, az igénybevehetőség határai.

13.1 Az ideális és a valódi kapcsoló

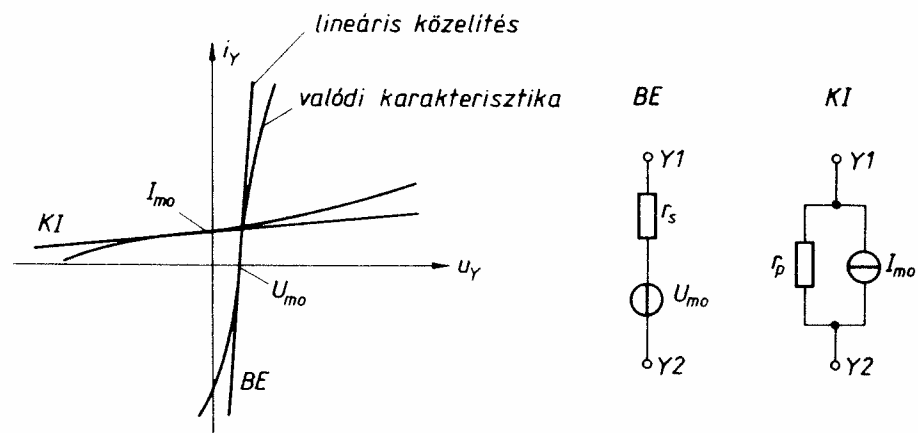
Az ideális kapcsoló két sarka (Y1 és Y2) között a bekapcsolt állapotban rövidzár, a kikapcsolt állapotban szakadás van (13.1 ábra). Az átkapcsolást a V1-V2 kapcsolóra adott u_v feszültség vagy i_v áram vezérli.

A valódi kapcsoló bekapcsolt állapotában az Y1 és Y2 pont közt egy kis maradékfeszültség (U_m) mérhető, és kikapcsolt állapotában pedig egy kis maradékáram (I_m) folyhat a kapcsolón keresztül. A valóságos $i-u$ karakterisztikák nemlineárisak (13.2 ábra), de egy, a kapcsolóelem típusától függő tartományban az ábrán látható lineáris helyettesítő kép jó közelítést ad. A felvázolt helyettesítő kép egy statikus modell, a működés dinamikájának vizsgálatánál a kapcsoló kapacitív és induktív elemeit is figyelembe kell venni.

A 13.1 ábrán látható ideális kapcsolónál egy külön póluspár végzi a kapcsolást, és egy külön póluspár a vezérlést. A valódi kapcsolók közül a jelfogók



13.1 ábra
Ideális kapcsoló karakterisztikái



13.2 ábra
Egy valódi kapcsoló karakterisztikái

(relék) és az optikai csatolók esetén a póluspárok közt nincs vezető összeköttetés, a vezérlő és a kapcsoló pontok galvanikusan el vannak választva. A bipoláris és a térvezérlésű tranzisztoroknál a vezérlés és a kapcsolás egyik pólusa ugyanaz, a diódánál pedig a vezérlési és kapcsolási pólusok közösek.

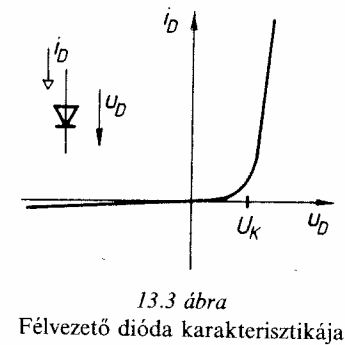
13.2 A dióda kapcsoló üzemmódja

A félvezető dióda jellegzetes karakterisztikája a 13.3 ábrán látható. Ha a dióda anódja és katódja közti feszültség nagyobb egy U_K küszöbfeszültségnél, akkor a dióda kis ellenállást mutat, a dióda vezető (bekapcsolt) állapotban van. Az U_K -nál negatívabb feszültség esetén a diódán nagyon kis áram folyik, a dióda mint kapcsoló lezárt (kikapcsolt) állapotban van.

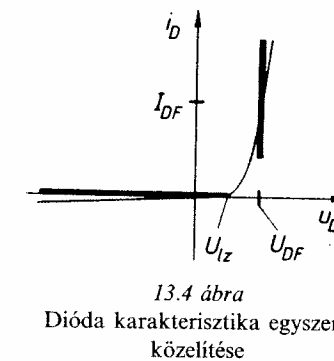
A nagy nyitóirányú áramok és a nagy záróirányú feszültségek tartományától eltekintve, a valóságos dióda karakterisztikája közelíthető az ún. ideális dióda egyenletével:

$$I_D = I_0(e^{U_D/U_T} - 1). \quad (13.1)$$

A pontosabb vizsgálatokhoz ez a közelítés azonban nem elég jó, ezért a számítógépes analízisprogramok ennél bonyolultabb modelleket alkalmaznak, amelyek az irodalomban részletesen megtalálhatók. Az ún. kézi (nem számítógépes) vizsgálatokhoz az ideális dióda egyenlete rendszerint egy feleslegesen bonyolult modellezést jelent.



13.3 ábra
Félvezető dióda karakterisztikája

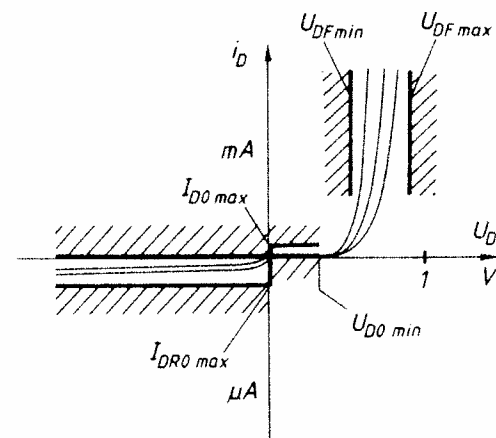


13.4 ábra
Dióda karakterisztika egyszerű közelítése

A digitális áramkörök funkcionális analízisének a 13.4 ábrán vázolt egyszerű modell is kielégítő. Eszerint a vezető dióda nyitóirányú feszültsége (U_{DF}) az I_{DF} munkaponti áram környezetében állandónak vehető. A dióda feszültségét az U_{LZ} lezárási feszültség alá csökkentve a dióda árama elhanyagolható értékűvé válik. A digitális áramkörökben Si p-n átmenet esetén, a mA nagyságrendű munka-

ponti áramoknál, $U_{DF} \approx 0,7$ V értékkel számolunk. A feszültséget 0,2–0,3 V-tal csökkentve, a dióda lezár, így U_{Dz} 0,4 V körül van. Ez a „diódaegyenletből” is belátható, hiszen ha az U_D értékét pl. $8 U_T \approx 0,2$ V értékkel csökkentjük, akkor a 13.1 összefüggés szerint az I_D áram $e^8 \approx 3000$ -ed részére csökken. A fém–félvezető diódnál (Schottky-dióda) az U_{DF} nyitóirányú feszültség kb. 0,4 V, a GaAs alapú átmenetknél (pl. LED) pedig 1,1...1,7 V.

Ha sorozatgyártásra kerülő kapcsolóüzemű diódás hálózatot tervezünk, akkor figyelembe kell vennünk a különböző diódák karakterisztikái közti eltéréseket, amelyek a diódák gyártási szórásából és a hőmérséklet változásából erednek. Mivel a tervezendő áramkörnek a legkedvezőtlenebb körülmények közt is működni kell, a dióda ún. worst-case modelljét használjuk a tervezéshez. Egy



13.5 ábra
Worst-case dióda modell

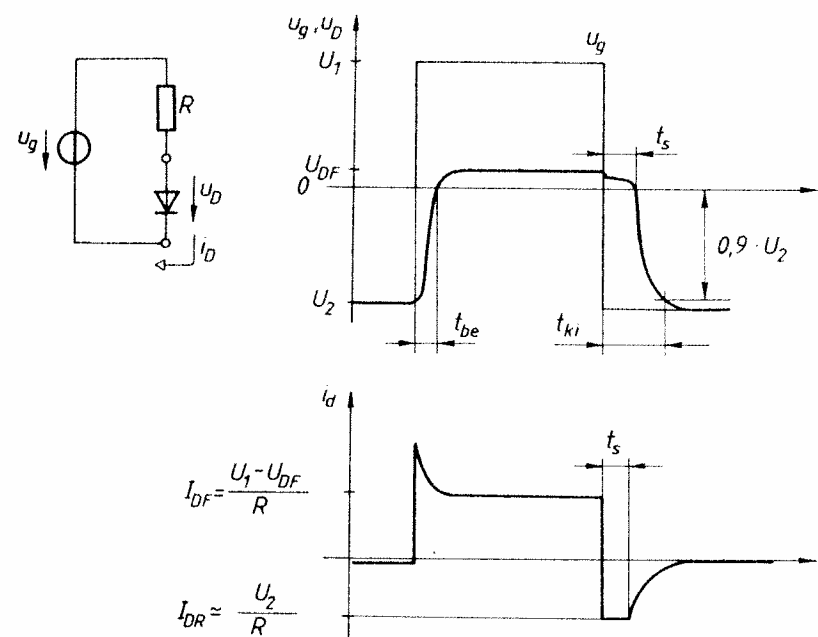
lehetséges worst-case modellt mutat a 13.5 ábra. A vezető dióda feszültsége az $U_{DF\ min}$ és $U_{DF\ max}$ közé esik. Ha a diódán a feszültség az $U_{D0\ min}$ érték alá csökken, akkor a dióda gyakorlatilag nem vezet, az árama nem haladja meg a nagyon kis $I_{D0\ max}$ értéket, és záróirányú feszültség esetén a visszárám legfeljebb $I_{DR0\ max}$ értékű.

A valóságos dióda véges idő alatt kapcsol át egyik állapotból a másikba. Az átkapcsolás jellegzetes jelalakjai a 13.6 ábrán láthatók. Az ábrán feltételeztük, hogy a vezérlő generátor feszültsége ugrásszerűen vált U_2 -ből U_1 -be és vissza. Bekapcsoláskor az ellenálláson átfolyó áramnak fel kell töltenie a dióda záróréteg-

kapacitását (C_T), ezért a dióda feszültsége egy véges idő (t_{be}) alatt közelíti meg a nyitóirányú feszültséget.

A vezető dióda p–n átmeneténél az áramot kisebbségi töltéshordozók viszik, melyek az átmenet környezetében egy $Q_D \approx \tau_D \cdot I_{DF}$ nagyságú töltést képviselnek. – Ezt egy ún. diffúziós kapacitással (C_d) szokták modellezni, $Q_D = C_d \cdot U_{DF}$, és a C_d nemlineáris függvénye a feszültségnek. – Kikapcsoláskor a p–n átmenet mindaddig vezet, amíg a vezetést biztosító töltéshordozók (a Q_D töltés) el nem tűnnek az átmenetből. Ez a t_s -sel jelölt tárolási idő záróirányú árammal (I_{DR}) csökkenthető. A tárolási idő elteltével a dióda feszültsége lefut az U_2 -höz, és a záróirányú áram is a statikus visszárám értékére csökken. A lefutási időállandó $C_T \cdot R$ -rel közelíthető. A dióda e két részből összetevődő kikapcsolási idejét (t_{ki}) záróirányú feleledési időnek is nevezik.

A fém–félvezető átmenetű Schottky-diódaiban az áramot a többségi töltéshor-

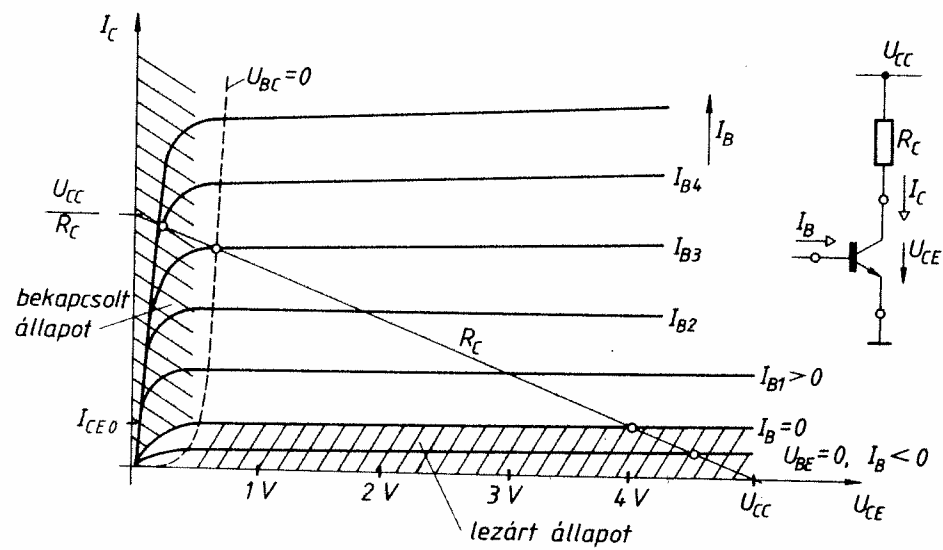


13.6 ábra
Dióda kapcsolóüzemű jelalakjai

dozók, „forró” elektronok vezetik, ezért töltéstárolási ideje gyakorlatilag nulla. Ebből következően a Schottky-diódákkal nagyon kis kapcsolási idők (< 1 ns) is megvalósíthatók.

13.3 A bipoláris tranzisztor kapcsoló üzeme

A bipoláris tranzisztert kapcsolóként rendszerint a normál működési tartományban és földelt emitteres (common emitter) elrendezésben használják (13.7 ábra). A tranzisztor kapcsoló üzemének tárgyalásánál az egyszerűség kedvéért mindig szilícium npn tranzisztert tételezünk fel. A pnp tranzisztor alkalmazásánál a feszültségek és áramok polaritását értelemszerűen meg kell cserélni.



13.7 ábra

Bipoláris tranzisztor kapcsolóüzemi tartományai

13.3.1 A bipoláris tranzisztor statikus jellemzői

A bipoláris tranzisztor tipikus kollektoráram–kollektorfeszültség karakterisztikái, a bázisárammal paraméterezve, a 13.7 ábrán láthatók.

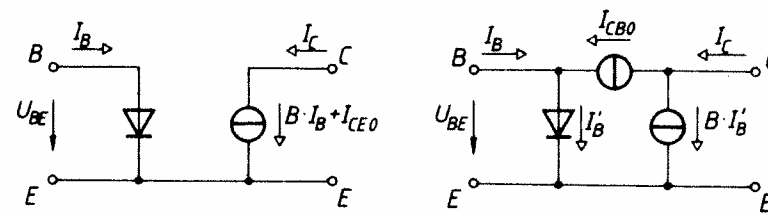
A tranzisztor lezártnak tekinthető, ha kollektorárama elhanyagolhatóan kis értékre csökken. Ha a kikapcsolt állapot határértékének az I_{CE0} visszáramot tekintjük, amihez az $I_B = 0$ bázisáram tartozik, akkor a vezérlési oldal felől tekintve, a kikapcsolás feltétele:

$$I_{Bk \max} \leq 0, \quad (13.2)$$

ahol I_{Bk} a vezérlő kör által szolgáltatott bázisáram. (A k index a kikapcsolásra utal.) A tranzisztor még jobb lezárását jelenti a kollektoráram I_{CB0} értékre csökkentése, amihez az $U_{BEk} \leq 0$ feltételt kell teljesíteni. Ennek megvalósításához azonban egy külön negatív segédfeszültségre lenne szükség. Ezért a digitális áramkörökben megelégszenek a bázisfeszültségnek egy $U_{BElz} \approx 0,3$ V érték alá csökkentésével. Ehhez az I_{CE0} -nál ugyan nagyobb, de a gyakorlatban még mindig elhanyagolható nagyságú kollektoráram tartozik. A kikapcsolási feltétel ez esetben:

$$U_{BEk \max} \leq U_{BElz}. \quad (13.3)$$

A tranzisztoros kapcsoló bekapcsoltnak tekinthető, ha a kollektor–emitter maradékfeszültség (U_{CEm}) kicsi, nem haladja meg a 0,4–0,5 V-ot. Az



13.8 ábra

Tranzisztor egyszerű statikus modelljei

$U_{CE} = 0,4-0,5$ V esetén a tranzisztor a telítési és a normál aktív tartomány határán van, ezért a bekapcsolási feltétel felírásánál még alkalmazhatjuk a normál aktív tartományra vonatkozó helyettesítő képeket (13.8 ábra). Megjegyezzük, hogy a telítési tartomány elvi határának rendszerint a 13.7 ábrán szaggatott vonallal berajzolt $U_{BC} = 0$ görbét tekintik. A tranzisztor azonban gyakorlatilag akkor kerül telítésbe, amikor a C–B diódán ténylegesen megindul a nyitóirányú áram. Ehhez a kollektornak 0,4–0,5 V-tal negatívabbnak kell lennie a bázisnál.

Ha a tranzisztor a 13.7 ábrának megfelelő bekötésű R_C kollektorellenállást kapcsolja, akkor a telítés határán

$$I_{C10} = (U_{CC} - U_{CEm})/R_C$$

nagyságú kollektoráram folyik. Az egyszerű tranzisztormodell szerint:

$$I_C \cong B \cdot I_B + I_{CE0} = B \cdot I_B + (B+1) \cdot I_{CB0}. \quad (13.4)$$

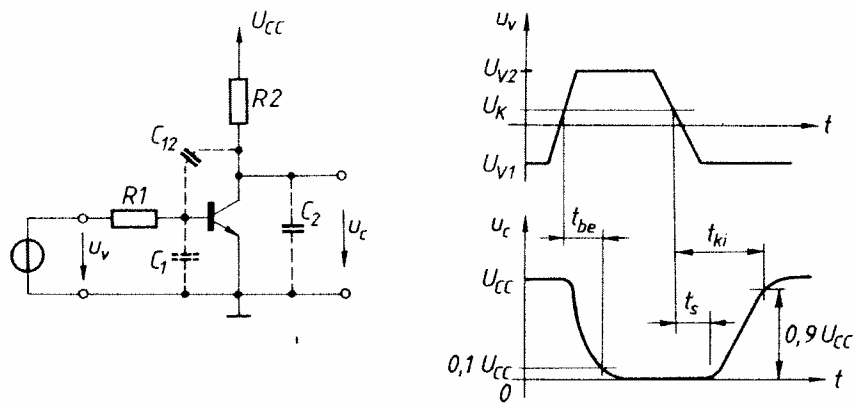
Az I_{C10} mellett az I_{CE0} visszáram-érték elhanyagolható, így a bekapcsoláshoz egy $I_{B10} = I_{C10}/B$ nagyságú áram szükséges. A worst-case bekapcsolási feltétel ennek megfelelően:

$$I_{Bb \min} \geq I_{B10 \max} = I_{C10 \max}/B_{\min}, \quad (13.5)$$

ahol I_{Bb} a bekapcsolt állapotban a vezérlő kör által szolgáltatott bázisáram.

13.3.2 A tranzisztoros kapcsoló dinamikus jellemzői

A tranzisztoros kapcsoló, mint minden más valóságos kapcsoló, csak véges idő alatt vált át egyik állapotból a másikba. A kapcsolási idő nagysága sok tényezőtől függ. Tekintsük például a 13.9 ábrán látható egyszerű tranzisztoros kapcsolót. A kapcsolási idők nyilvánvalóan függenek a vezérlő jel amplitúdójától, fel- és lefutási idejétől, a tranzisztor paramétereitől (áramerősítés, időállandók stb.), a C_2 terhelő kapacitástól, a C_{12} szórt kapacitástól stb. Ezenkívül még definíciós kérdések is felmerülnek: mikortól számítsuk a kapcsolási időket



13.9 ábra
Tranzisztoros kapcsoló jelalakjai

(az ábrán az U_K ún. komparálási feszültség elérésétől számítjuk), mikor fejeződik be a kapcsolás. (Az ábrán például a végérték 10%-ra történő megközelítését tekintjük a kapcsolás befejeződésének.)

Még a 13.9 ábrán látható egyszerű kapcsolás esetén is igen nehéz a kapcsolási idők „kézi” módszerekkel történő pontosabb kiszámítása, mert egy többidőállandós, nemlineáris hálózat tranziens analízisét kell elvégezni. Elfogadható pontosságú eredményt a gyakorlatban számítógépes áramköranalízis (szimulációs) programokkal (pl. SPICE, TRANZ-TRAN) kaphatunk. A következőkben ezért csak a kvalitatív elemzésre szorítkozva azt vizsgáljuk, hogyan célszerű kialakítani az áramkört a minél nagyobb kapcsolási sebesség eléréséhez.

A kollektoráramnak a bázison át az emitterbe vezetéséhez a kollektorárammal arányos töltés (Q_B) szükséges a bázisban, mert a tranzisztor bázisát a töltéshordozók véges idő alatt futják végig. A telítés határát jelentő I_{C10} áramhoz $Q_{B10} = \tau_B \cdot I_{C10} / B = \tau_B \cdot I_{B10}$ nagyságú bázistöltés tartozik. A kikapcsolt tranzisztor bázisára ugrásszerűen ráadva az I_{B10} nagyságú bázisáramot, nem alakul ki rögtön a Q_{B10} bázistöltés. A töltésegyenletet megoldva azt kapjuk, hogy a bázistöltés τ_B időállandóval exponenciálisan tart Q_{B10} -hoz, és ennek megfelelően a kollektoráram is exponenciálisan tart az I_{C10} -hoz. Ha az I_{B10} -nál nagyobb I_{BF} bázisáramot adunk a tranzisztorra, akkor a bázistöltés, és vele a kollektoráram is meredekebben emelkedik egy nagyobb végérték ($B \cdot I_{BF}$) felé. Ha tehát nyitóirányú túlvezérlést alkalmazunk, akkor a tranzisztor rövidebb idő alatt kapcsol be.

A tranzisztor nyitóirányban túlvezérelve az U_{CE} 0,1–0,2 V-ra csökken, és kinyit a B–C átmenet is. A bázisáramnak a szükségesnél nagyobb értéke, az $I_{BF} - I_{B10}$ áram (ami tulajdonképpen a vezető B–C diódán keresztül folyik) egy $Q_{BS} = \tau_s(I_{BF} - I_{B10})$ nagyságú telítési többlettöltést hoz létre.

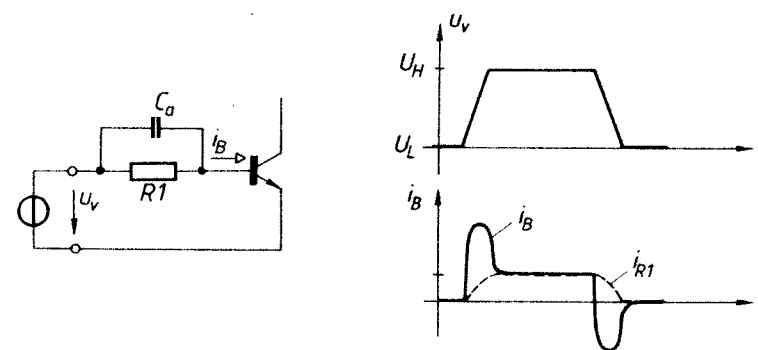
A tranzisztor bázisáramát nullára csökkentve a bázistöltés a rekombináció miatt exponenciálisan csökkenni kezd. A nyitóirányban túlvezérelt tranzisztor kikapcsolva először a telítési többlettöltés tűnik el, majd utána a „normál” töltés épül le. Ahogy csökken a „normál” töltés, úgy csökken a kollektoráram is. Amíg a telítési többlettöltés nem tűnik el, a tranzisztor a telítéses, ill. teljesen bekapcsolt állapotban van, és rajta gyakorlatilag változatlanul $\approx I_{C10}$ nagyságú áram folyik. Ezt az időszakot töltéstárolási időnek (t_s) nevezik. A gyors kapcsolóüzemre ajánlott tranzisztorokat úgy konstruálják, hogy a τ_s töltéstárolási időállandó és így a töltéstárolási idő is lehetőleg kicsi legyen.

Ha a tranzisztor vezérlő áramkör a kikapcsoláskor záróirányú, azaz a vezetéshez szükségessé ellentétes irányú bázisáramot tud szolgáltatni (ezt nevezik záróirányú túlvezérlésnek), akkor a kikapcsolás felgyorsul, mert a rekombináció mellett a záróirányú áram is részt vesz a bázistöltés leépítésében. Ez az áram mintegy kihúzza a töltést a bázisból, ezért kihúzó áramnak is hívják.

Mint ahogy azt az előzőekben láttuk, a nyitóirányú túlvezérlés a bekapcsolást gyorsítja, de a tartós nyitóirányú túlvezérlés a telítési többlettöltés létrehozásával a kikapcsolási folyamatot megnyújtja. A működési sebesség szempontjából tehát az olyan bázisáram-jelalak kedvező, mely a bekapcsolás idejére nagy nyitóirányú túlvezérlést jelent, majd a bázisáram a bekapcsolt állapothoz éppen szükséges értékre csökken, és a kikapcsolást pedig nagy záróirányú túlvezérléssel segíti. Ehhez közelítő jelformát biztosít például

- a Schottky-TTL áramköröknél alkalmazott aktív kihúzó impedancia, és
- az ún. gyorsító kondenzátor alkalmazása.

A gyorsító kondenzátor alkalmazását a 13.10 ábra mutatja. Be- és kikapcsoláskor a kondenzátor töltő, ill. kisütő árama hozzáadódik az $R1$ ellenállás áramához, és az átkapcsolások alatt megnöveli a nyitóirányú, ill. kihúzó bázisáramot. A gyakorlatban C_a értékét úgy választják meg, hogy töltésváltozása a



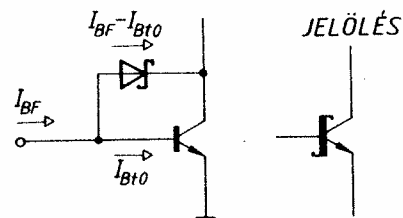
13.10 ábra
Gyorsító kondenzátor alkalmazása

kapcsolás alatt kb. a stacioner bázistöltéssel azonos nagyságú legyen. Gyorsító kondenzátorral a diszkrét elemes vagy hibrid integrált kapcsoló áramkörökben találkozhatunk. A gyorsító kondenzátort ilyen formában a digitális áramkörökben nem használják, mert a gyorsító kondenzátor a bemenet és a bázis közt váltóáramú csatolást létesít, és ezáltal jelentősen növeli az áramkör zavarérzékenységét. Másrészt a megfelelő kondenzátor integrálása nehéz és drága.

A kapcsolási idők csökkentésének magától értetődő módja a gyorsabb kapcsoló tranzisztor alkalmazása. Ha a kollektort terhelő kapacitások hatása nem hanyagolható el, akkor a működést a munkaponti áram növelésével is gyorsíthatjuk. A nagyobb áram hamarabb feltölti, ill. kisüti a terhelő kapacitást. A logikai áramkörrendszerek gyorsabb változatai mindkét lehetőséget kiaknázzák: a gyorsabb áramkörrel teljesebb felvétele nagyobb, és a nagyobb határfrekvenciájú tranzisztorokhoz szükséges igényesebb gyártástechnológia miatt áruk magasabb.

További lehetőség a működés gyorsítására a telítésgátlás: ha a tranzisztor nem kerül telítésbe, akkor a kikapcsolást nem lassítja a töltéstárolási idő. A telítés elkerülése speciális kapcsolási megoldást igényel. Egy egyszerű földelt emitteres kapcsoló (pl. 13.9 ábra) vezérlő körét a paraméterszórások miatt nem lehet úgy méretezni, hogy a tranzisztor mindig csak a telítés határán üzemeljen. Rendes worst-case tervezést végezve elérhető, hogy a bázisáram a legkedvezőtlenebb esetben alig haladja meg a szükséges I_{B10} értéket, de ez az átlagos paraméterű áramköri elemek esetén már többszörös nyitóirányú túlvezérlést eredményez.

A legjobban bevált telítésgátló kapcsolás Schottky-diódát alkalmaz a 13.11 ábrán látható módon. A Schottky-dióda párhuzamosan kapcsolódik a tranzisztor bázis-kollektor átmenetével. A fém-félvezető átmenetű Schottky-dióda nyitóirányú feszültsége kb. 0,4 V, ami kisebb mint a szilícium p-n átmenet nyitófeszültsége. Amikor az I_{BF} vezérlő áramot a telítéshez szükséges I_{B10} érték fölé növeljük, a kollektor feszültsége tovább csökken, de most csak a kisebb nyitófeszültségű Schottky-dióda megy vezetésbe, a többletáram a Schottky-diódán keresztül folyik. A fém-félvezető dióda feléledési ideje elhanyagolhatóan rövid, ezért a töltéstárolási idő esik.



13.11 ábra
Schottky-diódával telítésgátlott tranzisztor

13.4 A MOS tranzisztor kapcsoló üzeme

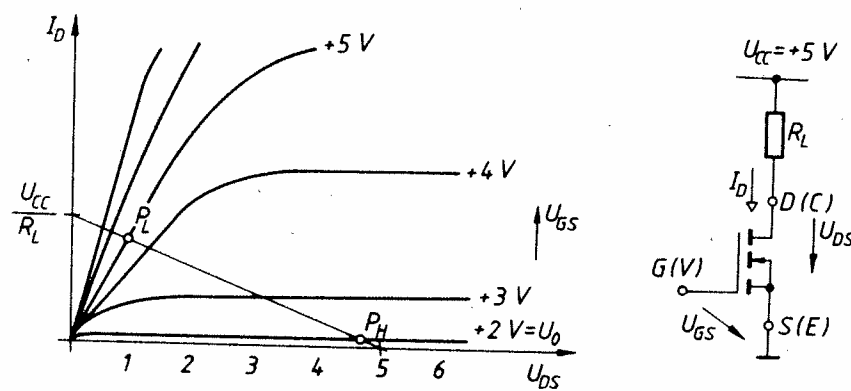
A MOS tranzisztor n-csatornás és p-csatornás kialakításban készíthető. A korszerű digitális áramkörökben jobb áramköri paramétereik miatt előnyben részesítik az n-csatornás tranzisztorokat, ezért a továbbiakban n-csatornás kialakítást tételezünk fel. A p-csatornás típus karakterisztikái hasonló jellegűek, csak az elektródák és a feszültségek polaritását kell felcserélni.

A MOS tranzisztor az áramot a drain (D) és a source (S) elektródája közt vezeti, és az áram nagysága a gate (G) elektródára adott feszültséggel vezérelhető. A drain és a source közti részt csatornának (channel) nevezik. A source magyarul forrást, a drain nyelőt jelent, ami lényegében azonos az emitter (kibocsátó) és a kollektor (összegyűjtő) jelentéssel. Ezért mi a két elektródánál vagy az eredeti angol elnevezést fogjuk használni, vagy a bipoláris tranzisztoroknál már meghonosodott emitter és kollektor nevet, utalva a bipoláris tranzisztor elektródáival analóg funkcióra. A gate (kapu) elektródát, funkciójára utalva, vezérlőelektródának fogjuk hívni.

Egy MOS tranzisztor jellegzetes áram-feszültség karakterisztikái a 13.12 ábrán láthatók. Az egyes karakterisztikák az U_{GS} vezérlőelektróda-emitter feszültséggel vannak paraméterezve. A MOS tranzisztor csatornája csak akkor vezeti az áramot, ha a vezérlőelektróda-emitter feszültség (U_{GS}) nagyobb az itt U_0 -val jelölt küszöbfeszültségnél. (Az angol nyelvű irodalomban ezt a feszültséget threshold voltage-nak nevezik, és V_T -vel jelölik.) Tehát:

$$I_D = 0, \quad \text{ha} \quad U_{GS} < U_0 \quad \text{és} \quad U_{GD} < U_0, \quad (13.6)$$

a tranzisztor le van zárva. A tervezérlésű tranzisztorok S és D elektródája felcserélhető, ezért szerepel az $U_{GD} < U_0$ is a lezárás feltételei közt. A továbbiak-



13.12 ábra
MOS tranzisztor kapcsolóüzemi munkapontjai

ban a felcserélhetőséggel nem foglalkozunk, és feltételezzük, hogy az n-MOS tranzisztor kollektor elektródája (D) az emittornél (S) pozitívabb feszültségre kapcsolódik.

A 13.12 ábrán vázolt karakterisztikájú n-MOS tranzisztor zérus vezérlőelektróda-emitter feszültség esetén nem vezet, mert az U_0 egy pozitív feszültség. Az ilyen típusú tranzisztorokat növekményes típusúnak nevezik. Ha a tranzisztor $U_{GS}=0$ esetben is vezet, azaz az $U_0 < 0$, akkor kiürítési típusúnak nevezik. A küszöbfeszültség értékét a tranzisztor konstrukciós paraméterei (csatorna adalékolása, a gate-oxidréteg vastagsága ...) határozzák meg. A digitális áramkörökben alkalmazott növekményes tranzisztorok küszöbfeszültsége 0,3 és 1,5 V közé esik.

A vezérlőelektróda feszültségét a küszöbfeszültség fölé növelve a MOS tranzisztor vezetni kezd, és minél nagyobb a vezérlő feszültség, annál nagyobb áramot tud vezetni. Ha a kollektorfeszültség (U_{DS}) kisebb, mint $(U_{GS} - U_0)$, akkor a tranzisztor az ún. trióda tartományban üzemel, és árama az alábbi módon közelíthető:

$$I_D \cong K \cdot [(U_{GS} - U_0) \cdot 2 U_{DS} - U_{DS}^2], \quad (13.7)$$

ha $U_{DS} < (U_{GS} - U_0)$ és $U_{GS} > U_0$.

A K tényező a tranzisztor konstrukciós paramétereitől (csatorna szélessége, csatorna hossza, ...) függ, digitális áramkörökben értéke 10...1000 $\mu\text{A}/\text{V}^2$.

Ha fennáll, hogy $U_{DS} \ll (U_{GS} - U_0)$, akkor az U_{DS}^2 tag elhanyagolható, és

$$I_D \cong K \cdot (U_{GS} - U_0) \cdot 2 U_{DS}. \quad (13.8)$$

Ez azt mutatja, hogy kis U_{DS} feszültség esetén az áram arányos U_{DS} -sel, azaz a MOS tranzisztor csatornája egy lineáris ellenállással modellezhető. A csatornaellenállás:

$$R_{ch} = \frac{1}{2 K \cdot (U_{GS} - U_0)}. \quad (13.9)$$

Avégett, hogy a 13.12 ábrán látható kapcsolásban a bekapcsolt tranzisztor maradékfeszültsége kicsi legyen, a csatornaellenállásnak jóval kisebbnek kell lennie, mint az R_L munkaellenállás (load resistor). A digitális áramkörökben még elfogadható maradékfeszültséghez, ami a logikai L szint, az $R_L/R_{ch} > 5 \dots 10$ ellenállásarány szükséges. Az ilyen felépítésű invertert aránytípusúnak is szokták nevezni. A munkaellenállás különböző realizálási lehetőségeivel és a nem aránytípusú kapuáramkörökkel később foglalkozunk.

Nagy kollektorfeszültség esetén, pontosabban, ha $U_{DS} > (U_{GS} - U_0)$, akkor

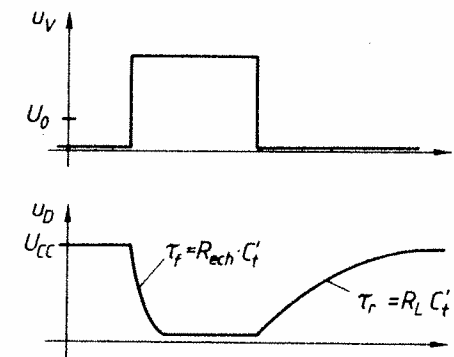
a vezető MOS tranzisztor az ún. telítési (szaturációs) tartományban van, és karakterisztikája egy áramgenerátorral közelíthető. A csatorna árama:

$$I_D \cong K \cdot (U_{GS} - U_0)^2, \quad (13.10)$$

ha $U_{DS} > (U_{GS} - U_0)$ és $U_{GS} > U_0$.

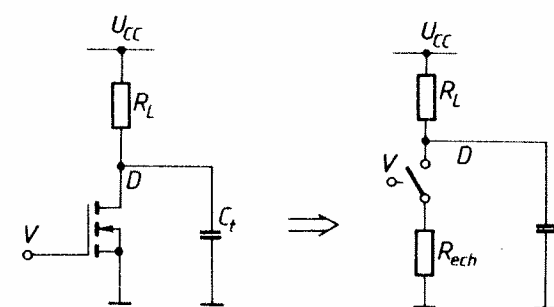
A MOS tranzisztor működési sebességét elemezve megállapítható, hogy a kollektort (D) terhelő kapacitások hatása mellett a belső tranziensek ideje (a vezető csatorna kialakulási, ill. megszűnési ideje) elhanyagolható, a vezérlőelektróda feszültséggenerátoros meghajtását feltételezve. A vezérlőelektróda által képviselt kapacitás természetesen a vezérlő áramkörnél mint terhelés jelentkezik.

A MOS tranzisztor kikapcsolásánál a D pontot terhelő kapacitásokat (C_t) a munkaellenállás (R_L) tölti fel, a feszültség exponenciálisan fut fel a tápfeszültséghez egy $\tau_r = R_L C_t$ időállandóval (13.13 ábra). A bekapcsolásnál a tranzisztor először mint egy áramgenerátor süti ki a terhelő kapacitást, majd a kisebb feszültségeknél mint egy R_{ech} ellenállás. Mivel az aránytípusú áramkörök esetében $R_L \gg R_{ech}$, a felfutási (kikapcsolási) idő sokkal hosszabb. Közelítő számításoknál előfordul, hogy a kapacitás kisütésénél a tranzisztort nem két szakaszban (áramgenerátor majd ellenállás) modellezzük, hanem egyetlen, alkalmasan választott ellenállással (R_{ech}). Az áramkörnek ez a „switch-level” (kapcsoló szintű) modellezése (13.14 ábra) a számítást egyszerűsíti, de pontatlanabb eredményt ad. Az egyszerűbb számítás miatt ezt a modellezést gyakran használják bonyolult MOS tranzisztoros hálózatok szimulációjánál.



13.13 ábra

Egy MOS tranzisztoros inverter jelalakjai



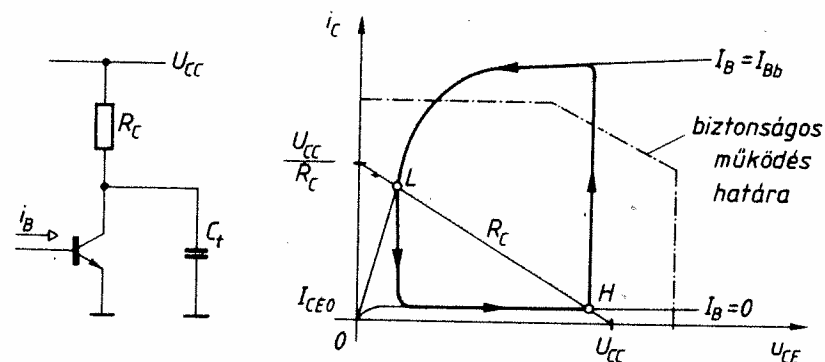
13.14 ábra

MOS tranzisztoros inverter „switch-level” modellje

13.5 Reaktáns terhelések kapcsolása

Ha a tranzisztor egy alapvetően ohmos terhelést (R_C) kapcsol, akkor az átkapcsolás közben a pillanatnyi munkapont a karakterisztikába szokásos módon behúzott, R_C meredekségű „munkaegyenes” mentén megy át az egyik stacioner munkapontból a másikba. Reaktáns terhelés esetén azonban a munkapont más útvonalat követ.

Nézzük meg először a nagy kapacitív terhelés esetét. Az egyszerűség kedvéért tételezzük fel, hogy a tranzisztor saját átkapcsolási ideje elhanyagolható a kapcsolt terhelés (munkaimpedancia) $R_C C_t$ időállandójához képest. Ez esetben a tranzisztor (a kapcsoló) egyik állapotból a másikba történő átváltása alatt a terhelésen a feszültség elhanyagolható mértékben változik. A munkapont útjának követésénél induljunk a tranzisztor bekapcsolt állapotából, amikor a bázisárama I_{Bb} értékű: a stacioner munkapont az R_C munkaegyenes és az I_{Bb} bázisáramhoz tartozó karakterisztika metszéspontjában van, amit L -vel jelöltünk (13.15 ábra). Most kapcsoljuk ki hirtelen a tranzisztort. A munkapontnak át kell ugrania a kikapcsolt tranzisztort jellemző $I_B = 0$ karakterisztikára, miközben a feszültség nem változik. Ezután az R_C ellenállás lassan feltölti a C_t kapacitást, és a munkapont az $I_B = 0$ karakterisztika mentén lassan beér a kikapcsolt állapot H -val jelölt stacioner munkapontjába.

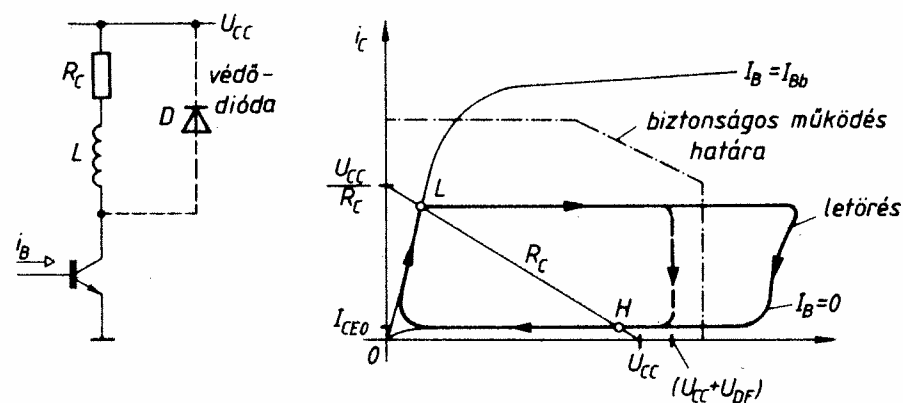


13.15 ábra
Kapacitív terhelés kapcsolása

A tranzisztor hirtelen bekapcsolásánál a munkapont először átugrik a bekapcsolt kapcsolót jellemző $I_B = I_{Bb}$ karakterisztikára, majd e karakterisztika mentén befut a stacioner munkapontba (L). Eközben a tranzisztor egy nagy, $I_C = B \cdot I_{Bb}$ értékű árammal süti ki a kondenzátort. Az áramkör méretezésénél ügyelni kell arra, hogy eközben a munkapont ne menjen a tranzisztor biztonságos működésére megadott határokon túlra, mert az meghibásodást okozhat.

(A probléma illusztrálására az ábrán éppen egy olyan esetet vázoltunk, amikor a tranzisztor meghibásodhat.)

Nézzük meg most a nagy induktív jellegű terhelés esetét. Az egyszerűség kedvéért ismét tételezzük fel, hogy a tranzisztor saját átkapcsolási ideje elhanyagolható a kapcsolt terhelés időállandójához (L/R_C) képest. Ez esetben a tranzisztor (a kapcsoló) egyik állapotból a másikba történő átváltása alatt a terhelésen az áram elhanyagolható mértékben változik. A munkapont útjának követésénél induljunk a tranzisztor kikapcsolt állapotából, amikor a bázisárama nulla értékű: a stacioner munkapont az R_C munkaegyenes és az $I_B = 0$ bázisáramhoz tartozó karakterisztika metszéspontjában van, amit H -val jelöltünk (13.16 ábra). Most kapcsoljuk be hirtelen a tranzisztort. A munkapontnak át kell



13.16 ábra
Induktív terhelés kapcsolása

ugrania a bekapcsolt tranzisztort jellemző $I_B = I_{Bb}$ paraméterű karakterisztikára, miközben az induktivitás árama nem változhat. Ezután az induktivitás árama L/R_C időállandóval növekedni kezd és a munkapont a $I_B = I_{Bb}$ karakterisztika mentén lassan beér a bekapcsolt állapot L -vel jelölt stacioner munkapontjába.

A tranzisztor hirtelen kikapcsolásakor az áram megint nem változhat, és a kollektorfeszültség felugrik, amíg el nem éri a tranzisztor letörési feszültségét. A letörés kezdetén az áram az L munkapontnak megfelelő nagy érték, majd az induktivitásban tárolt mágneses energia leépülésével az áram csökkenni kezd, és a munkapont az $I_B = 0$ vezérléshez tartozó karakterisztika (letörési és normál tartományú) mentén befut a H jelű stacioner pontba.

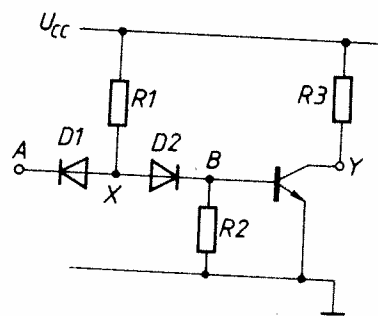
Mint az ábra mutatja, induktív terhelés esetében a kikapcsoláskor indukálódó nagy feszültség miatt a tranzisztor túlkerülhet a biztonságos működés határára; a nagyobb árammal történő letörés rendszerint a tranzisztor tönkremenetelét okozza. Induktív jellegű terhelések (pl. jelfogó) kapcsolásakor ezért a tranzisztort túlfeszültség ellen védő kapcsolással kell ellátni. A legegyszerűbb megoldás

dás a 13.16 ábrán szaggatott vonallal bejelölt védődióda beiktatása, mely az induktív terheléssel párhuzamosan kapcsolódik, és az indukált túlfeszültséget a tápfeszültségnél megfogja.

Az előző példákban a kapcsoló egy bipoláris tranzisztor volt. Hasonló megfontolások érvényesek MOS tranzisztoros kapcsolóáramkörök esetén is.

Az előzőekben feltételeztük, hogy a terhelés vagy kapacitív vagy induktív jellegű, és időállandója jóval nagyobb a kapcsoló átváltási idejénél. Ha ez utóbbi feltétel nem teljesül, akkor a munkapont útvonala valahol a munkaegyenes és a 13.15 ill. 13.16 ábrán felrajzolt pályák közt helyezkedik el, pontos menetük számítógépes analízissel határozható meg. Még bonyolultabb a helyzet, ha a terhelésnek a kapacitív és induktív komponenseit is figyelembe kell venni, ilyenkor „belengések” is előfordulhatnak.

FELADATOK



13.F.1 ábra

F.13.1 Adott a 13.F.1 ábrán látható kapcsolás. Az ellenállások értéke: $R_1 = 3,3 \text{ k}\Omega$, $R_2 = 2,2 \text{ k}\Omega$, $R_3 = 470 \Omega$. A tápfeszültség: $U_{CC} = +5 \text{ V}$. A kapcsolás A bemenetére az egyik esetben $U_L = 0,2 \text{ V}$ -ot, a másik esetben $U_H = 3,2 \text{ V}$ -ot kapcsolunk.

a) Határozza meg a D_1 , D_2 és T állapotát (vezető vagy lezárt) mindkét esetben!

b) Számítsa ki mindkét esetben a feszültségeket a kapcsolás X , B és Y pontján!

c) Számítsa ki az A bemenet áramát mindkét esetben!

F.13.2 a) Írja fel a 13.F.1 ábrán látható kapcsolás tranzisztorjának bekapcsolási és kikapcsolási feltételét a névleges elemértékekkel!

b) Gondolja végig, hogy a tranzisztor worst-case bekapcsolási feltételénél az egyes elemek melyik értékhatárát (min vagy max) kell figyelembe venni.

c) Mekkora feszültség szükséges az A bemeneten, hogy a tranzisztor biztosan be legyen kapcsolva.

d) Mekkora feszültség szükséges az A bemeneten, hogy a tranzisztor biztosan le legyen zárva.

F.13.3 A 13.F.1 ábrán látható kapcsolásban az R_1 és R_2 ellenállás közül melyik értékét módosítaná, és milyen irányban,

a) ha a bekapcsolást kell gyorsítani;

b) ha a kikapcsolást kell gyorsítani.

F.13.4 Adott a 13.4 ábrán látható MOS tranzisztoros inverter. Legyen $U_{CC} = +5 \text{ V}$, $R_L = 10 \text{ k}\Omega$, a MOS tranzisztor paraméterei: $U_0 = 1,5 \text{ V}$, $K = 10^{-4} \text{ A/V}^2$. A kimenetet csak a C_t kapacitás terheli.

a) Számítsa ki a D pont feszültségét, ha a G bemeneten $U_L = 0,5 \text{ V}$ van.

b) Számítsa ki a D pont feszültségét, ha a G bemeneten $U_H = 4,5 \text{ V}$ van.

F.13.5 Az F.13.4 feladatban leírt MOS tranzisztoros invertert terhelő kapacitás legyen $C_t = 10 \text{ pF}$.

a) A bemenő feszültség ugrásszerűen U_L -ről U_H értékre vált. Mennyi idő múlva éri el a kimenet (D) feszültsége a $2,5 \text{ V}$ -ot?

b) A bemenő feszültség ugrásszerűen U_H -ről U_L értékre vált. Mennyi idő múlva éri el a kimenet (D) feszültsége a $2,5 \text{ V}$ -ot?

14. Digitális áramkörök jellemzői

14.1 A digitális áramkörök áttekintése

A digitális áramkörök bemenő és kimenő jelei digitálisak, azaz csak megszámlálható diszkrét értéket vehetnek fel. Ha csak két értéket (pl. 0 és 1) definiálunk, akkor bináris (kettes számrendszerű) áramkörökről van szó. A digitális áramkörökben alapvetően a kettes számrendszert alkalmazzák, mert legkönnyebben és legmegbízhatóbban a kétállapotú elemek realizálhatók. (Egyes digitális áramkörök, főleg a buszmeghajtó egységek ún. háromállapotú kimenettel rendelkeznek. A harmadik állapot ezeknél nem egy harmadik logikai értéket reprezentál, hanem a kimenet lekapcsolt, szakadás állapotát jelenti. Aktív állapotban a kimenetnek továbbra is csak két logikai állapota van.) Emellett az aritmetikai és logikai műveletek is egyszerűen végrehajthatók a kettes számrendszerben. Ha egy berendezés tízes számrendszerben leírt adatokat dolgoz is fel, a decimális számokat a készülék belsejében bináris jegyekkel kódolják.

A logikai változók is kétféle értéket vehetnek fel, az IGAZ vagy a HAMIS értéket, ezért a kétállapotú jelekkel működő digitális áramkörök egyaránt megvalósíthatnak logikai függvényeket vagy bináris aritmetikai műveleteket. Az egyszerűbb digitális áramkörök funkciója logikai függvények segítségével könnyen és szemléletesebben írható le, ezért ezeknél az áramköröknél a logikai áramkör elnevezés terjedt el.

A berendezésekben betöltött szerepük alapján a digitális áramkörök lehetnek:

- funkcionális elemek, vagy
- illesztő (interface) elemek.

A tényleges jelfeldolgozást, adatfeldolgozást a funkcionális elemek végzik. Az illesztő elemek csak a digitális jelek áramköri paramétereit változtatják meg, lehetővé téve az eltérő áramköri jellemzőjű egységekkel való kapcsolatot, hosszú jelvezetékek, buszvonalak meghajtását és a berendezésnek a környezetéhez való kapcsolódását.

A digitális funkcionális építőelemek kizárólag monolit integrált áramkörök, a speciális illesztő egységeknél (például teljesítménykapcsolók) még előfordul diszkrét elemes megvalósítás.

Az integrált áramköröket az egy tokba integrált funkcionális alapelemek száma alapján különböző integráltsági osztályokba sorolják. Ezek az osztályok a következők:

- kismértékben integrált, röviden SSI (Small Scale Integration) áramkör, amely egy tokban legfeljebb 12 kaput tartalmaz,
- közepes mértékben integrált, röviden MSI (Medium Scale Integration) áramkör, amely tokonként 13–100 kaput tartalmaz,
- nagymértékben integrált, röviden LSI (Large Scale Integration) áramkör, amely egy tokban több mint 100 kapuelemet tartalmaz,
- nagyon nagy mértékben integrált, röviden VLSI (Very Large Scale Integration) áramkör, mely több mint 10 000 elemet tartalmaz.

A felsorolásban megadott elemszámhatárok körülbelüli értékek tekintendők, a szakirodalom a kategóriahatárok tekintetében nem egységes. A kapuelemek száma helyett gyakran az egy tokba integrált tranzisztorok számát adják meg, különösen az LSI, VLSI áramköröknél.

14.2 Digitális áramkörök specifikációs adatai

Egy digitális építőelemnek a felhasználó számára szükséges specifikációja tartalmaz

- működési jellemzőket,
- határadatokat (absolute maximum ratings), melyek túllépése az eszköz meghibásodását okozhatja,
- konstrukciós adatokat, melyek közé tartozik a tokméret, a lábkiosztás.

A működési jellemzők közé tartoznak:

- a működés funkcionális leírása,
- be- és kimenetek statikus (dc) elektromos jellemzői,
- a működési sebességre jellemző időadatok,
- a helyes működés környezeti feltételei (tápfeszültség, hőmérséklet).

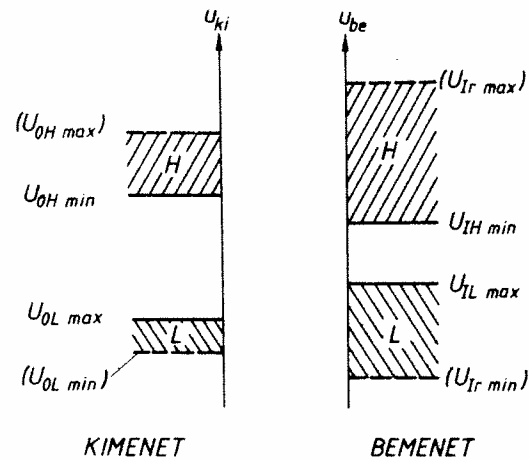
Megbízható működésű rendszerek tervezéséhez a worst-case, a legkedvezőtlenebb esetre specifikált jellemzők ismerete szükséges. Emellett az adatlapok ún. tipikus paramétereit is megadják. A tipikus paraméter egy átlagos/névleges értékű építőelemekből felépített áramkörnek a névleges tápfeszültségen és névleges környezeti hőmérsékleten mérhető jellemzője. Az áramkörgyártók sajnos nem mindig közölnek minden jellemzőről worst-case adatot. Ezek közlése ugyanis feltételezi azok gyártás utáni ellenőrzését is, ami a gyártó költségeit növeli.

A következőkben röviden áttekintjük a legfontosabb elektromos jellemzők időadatok értelmezését.

Logikai szintek

Az elektronikus digitális áramkörök bemenetein a bináris számjegy ill. logikai változó értékét egy-egy feszültségszint, az ún. logikai szint reprezentálja. (Az áramkörök belsejében az információhordozó fizikai jellemző az áram is lehet.) A pozitívabb logikai szintet H (High: magas) szintnek, a negatívabb logikai szintet L (Low: alacsony) szintnek nevezik.

A paraméterszórások miatt a logikai szintekhez egy-egy feszültségtartomány tartozik. A bemenethez és kimenethez tartozó feszültségtartományok határai eltérőek, de az egy áramkörrendszerhez, áramkörcsaládhoz tartozó egységek kimeneti feszültségtartományainak a bemenetre specifikált tartományok határain belülre kell esniük az üzembiztos működéshez, hiszen a kimenettől a vezérelt bemenet felé haladva a jel „szórása” csak növekszik a környezetből illetve zavarjelek miatt. Az adatlapokon elsősorban a logikai szinttartományok a másik szint felé eső határát, az U_L maximális és az U_H minimális értékeit specifikálják (14.1 ábra), mert a zavarmentes működés szempontjából ezek a legfontosabbak. (Az indexben az I a bemenetre (In), az O a kimenetre (Out) utal.)



14.1 ábra
Logikai feszültségszintek

A bemeneten az L és H szint tartományát a másik irányban a még megengedhető, tönkremenetelt nem okozó jelfeszültség értéke (maximum rating) határoolja, az ábrán ez az $U_{Ir\ min}$ és az $U_{Ir\ max}$ érték.

Az L és a H szinthez a 0 és az 1 jelérték kétféleképpen rendelhető. (A logikai jeleknél is a 0 és 1 értékjelölés használatos a HAMIS és IGAZ helyett.) *Pozitív logikai hozzárendelés*, röviden pozitív logika esetén a pozitívabb szinthez, a H szinthez rendelik az 1 értéket, és az L szinthez a 0-át. *Negatív logikai konvenció* esetén a negatívabb szinthez, az L szinthez rendelik az 1 értéket. Az áramkör által realizált logikai funkció általában más a pozitív és más a negatív logikában. Az egyértelműség érdekében a logikai áramkörök adatlapjain az L és H jelölése-

ket szokás használni. Az áramkör funkciójának megnevezésekor a logikai konvenciót is meg kell adni. Mi a továbbiakban a szokásoknak megfelelően pozitív logikai hozzárendelést tételezünk fel.

Terhelés, terhelhetőség

Az áramkörök bemeneteinek terhelése általában nem hanyagolható el. A statikus terhelést a bemeneten folyó árammal jellemzik, külön megadva az L és a H szint esetén érvényes értéket. A kimenet terhelhetősége az a legnagyobb áram, amelynél a kimeneti feszültségszintre vonatkozó előírások még teljesülnek.

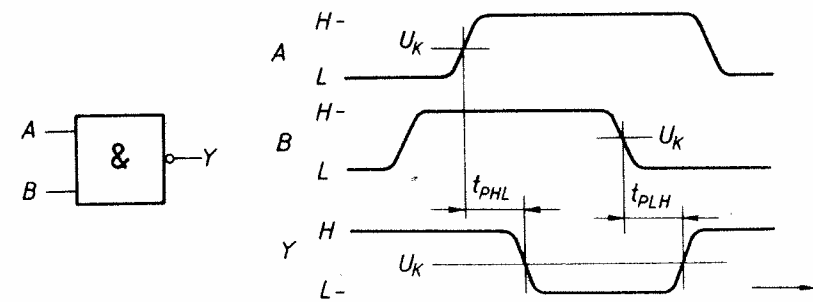
Az egy áramkörcsaládhoz tartozó funkcionális elemek bemenetei hasonló felépítésűek, és e jellegzetes bemenet által képviselt terhelést egységterhelésnek nevezik. Összetettebb funkciójú integrált áramköröknél előfordul, hogy a bemenet terhelése az egységterhelés egészszámú többszöröse, mert az adott lábra az IC-n belül több kapu csatlakozik. A terhelés ill. terhelhetőség ellenőrzését megkönnyíti, ha a kimenet terhelhetősége is terhelési egységekben van megadva. Ez esetben a kimenet terhelhetősége a kimenetre kapcsolható bemenetek számát, a megengedhető *fan-out* értéket adja meg.

Működési sebesség

A logikai kapuk és az összes kombinációs hálózat működési sebessége a jelterjedési idővel adható meg. A t_p *jelterjedési idő* (propagation delay time) a bemenő jel megváltozása és a kimenő jel általa kiváltott megváltozása közt eltelt idő (14.2 ábra). A kimenet $L \rightarrow H$ irányú változásához tartozó t_{PLH} idő és a kimenet $H \rightarrow L$ átmenetéhez tartozó t_{PHL} jelterjedési idő általában eltérő nagyságú. A kapuk átlagos működési sebességét a

$$t_{pd} = (t_{PLH} + t_{PHL})/2 \quad (14.1)$$

időadattal szokás jellemezni. Szinkron sorrendi hálózatok esetén a *maximális órajel-frekvencia* a legfontosabb sebességi adat.

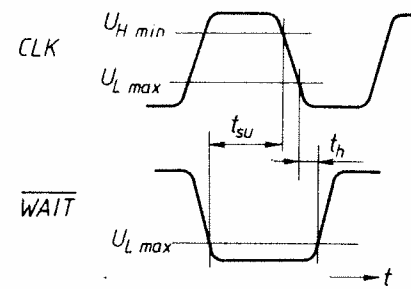


14.2 ábra
A jelterjedési idők értelmezése

A bemenő és kimenő jelek véges fel- és lefutási ideje miatt külön megfontolást igényel, hogy mekkora feszültség elérésekor tekintsük a jelet megváltozottnak. Nyilvánvaló, hogy egy áramkör jelterjedési ideje akkor függ legkevésbé a bemenő jel meredekségétől, ha az időmérésnél alkalmazott komparálási szint megegyezik az áramkör saját U_K bemeneti komparálási feszültségével. Az áramkör az U_K feszültségnél kisebb jelet L szintűnek, az annál nagyobbat H szintűnek érzékeli. Az U_K komparálási feszültség pontosabb definíciójával később foglalkozunk.

A mérőautomatákkal történő időmérést, tesztelést megkönnyíti, ha egy fix komparálási feszültséggel dolgozunk. Ezért a logikai áramkörrendszereknél az időadatokat egy fix, az áramkörrendszer saját komparálási feszültségével nagyjából megegyező komparálási szintnél specifikálják. Például az SN74, SN74S, SN74F TTL áramköröknél 1,5 V, az SN74LS, SN74AS, SN74ALS áramköröknél 1,3 V elérésénél specifikálják az időadatokat.

A MOS integrált áramkörök komparálási feszültsége nagyobb mértékben ingadozhat a gyártási szórások következtében. Ezért a worst-case időadatoknál



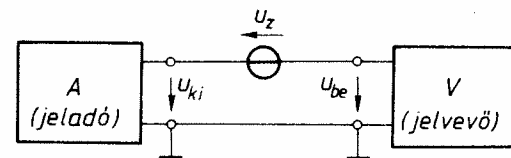
az időkomparálást gyakran az U_{Lmax} és U_{Hmin} értékeknél végzik, a két érték közül értelemszerűen a kedvezőtlenebbet választva. Erre mutat példát a 14.3 ábrán a Z80 mikroprocesszor specifikációjának egy részlete.

14.3 ábra
MOS LSI áramkör időspecifikációjának részlete

14.3 Digitális áramkörök zavarvédeltsége

A zavaró hatás modellezése

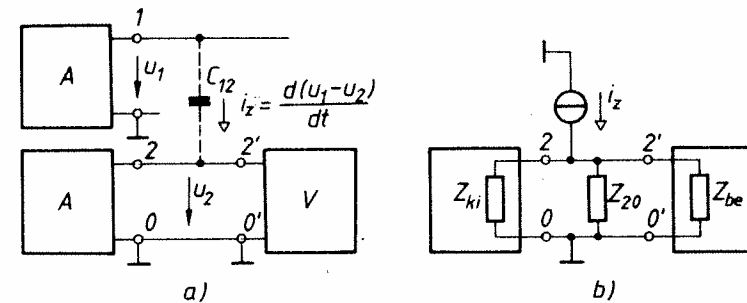
A környezet különféle zavaró hatásai miatt a logikai szint eltolódhat. Ezt úgy értelmezhetjük, hogy az eredeti, „jó” jelre egy zavarjel ül rá, és a jelenséget a jelvezetékbe iktatott zavarfeszültség-forrással modellezhetjük (14.4 ábra).



14.4 ábra
Zavarjel hatásának modellezése

Ebből a modellezésből következik a zavarvédeltségek a még megengedhető (eltűrhető) amplitúdójú zavarjellel, a zavarfeszültség-tűréssel (zavarfeszültség-érzékenységgel) történő megadása. Eztől eltérhető az a zavarjel, amely esetén az áramkör még helyesen működik, bemenetén még az eredeti logikai értéket érzékeli. A megengedhető zavarjel természetesen az áramkör tönkremenetelét sem okozhatja.

A beiktatott zavarfeszültség-forrás jól modellezi például az induktív csatolás vagy a jelföld vezetéken átfolyó nagy áram okozta zavarást. Egyes zavarforrások, mint például a kapacitív átszórás, inkább zavaráram-generátorként hatnak a jelvezetékre (14.5.a ábra). A zavarfeszültség-érzékenységhöz hasonlóan definiálható egy zavaráram-tűrés is az adott áramkörtípusra. Mivel a digitális



14.5 ábra
Zavaráram keletkezése

áramköröknél a feszültség szintek sokkal egyértelműbbek, és azokat szokták specifikálni is, célszerűbb a zavaráramok hatását egy ekvivalens zavarfeszültségre átszámítani. A 14.5.b ábrán látható helyettesítő kép alapján a zavarfeszültség:

$$u_z = i_z \cdot (Z_{ki} \times Z_{20} \times Z_{be}), \quad (14.2)$$

ahol Z_{20} a jelvezeték és a föld közti impedancia, amit gyakorlatilag a jelvezeték szórt kapacitása képez. A speciális digitális áramköröktől eltekintve, $Z_{ki} \ll Z_{be}$ a nagy fan-out érdekében, és rövid jelvezetékkel feltételezve $Z_{ki} \ll Z_{20}$. Ezek alapján a létrehozott zavarfeszültség:

$$u_z \approx i_z \cdot Z_{ki}. \quad (14.3)$$

A megengedhető zavaramplitúdó nyilvánvalóan függ a zavarjel szélességétől is, mert az egészen rövid impulzusokra az áramkör kevésbé reagál, saját véges működési sebessége miatt. Ezért megkülönböztetjük a statikus és a dinamikus zavarvédeltséget. Ha a zavarjel lényegesen hosszabb ideig hat, mint az áramkör jelterjedési ideje, akkor a zavarjel szélessége már nem befolyásolja a megengedhető amplitúdót, és a zavarás statikusnak tekinthető.

Statikus zavarvédetség

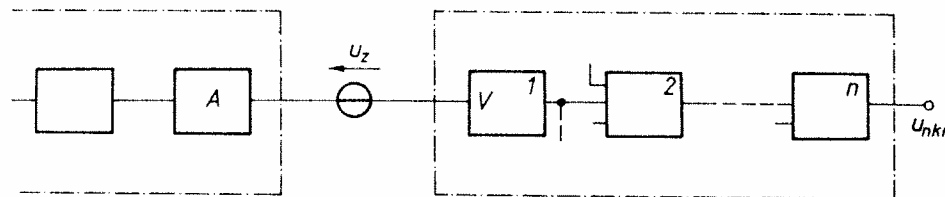
A *worst-case zavarfeszültség-tűrés* (worst-case noise margin) a logikai szintek worst-case specifikációjából egyértelműen meghatározható:

$$U_{ZML} = U_{IL,max} - U_{OL,max}, \quad (14.4)$$

$$U_{ZMH} = U_{OH,min} - U_{IH,min}. \quad (14.5)$$

Az átlagos paraméterű áramkörök névleges hőmérsékleten és névleges tápfeszültségen mutatott zavartűrése, a *tipikus zavarvédetség* meghatározása már nem ilyen egyértelmű. Először meg kell vizsgálni, hogy tipikus esetben egy kimeneti szint meddig tekinthető *L* illetve *H* állapotnak. Majd meg kell határozni, hogy a tipikus áramkör milyen bemeneti szinttartományok között működik helyesen. A vizsgálatoknál vagy ún. egyedi zavarást vagy ún. lánczavarást tételeznek fel.

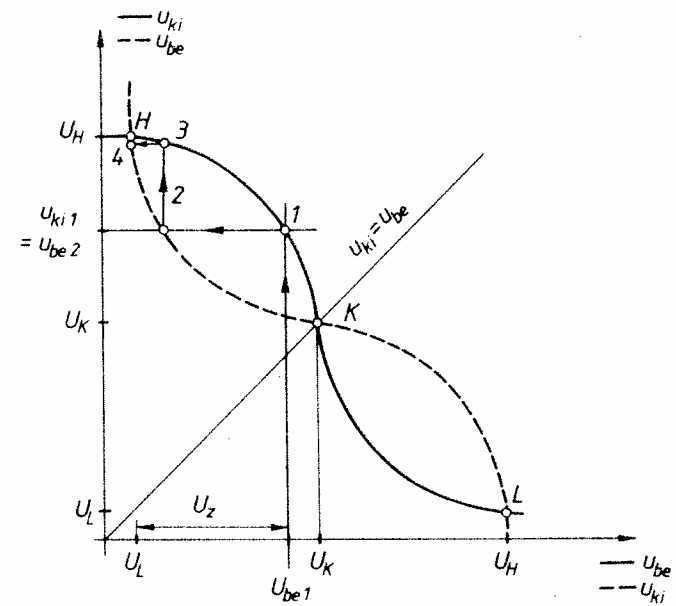
Egyedi zavarás esetén a zavart jelet vevő áramkör (V) utáni hálózatrészben nincs zavarás (14.6 ábra), és a helyes logikai állapot fennállását a hálózatrész kimenetén, a vevő utáni *n*-edik elem kimenetén ellenőrizzük. Az egyedi zavarás feltételezése azt a gyakorlati esetet közelíti, amikor egy berendezés modulokból (pl. kártyákból) épül fel, és a modulokat összekötő, viszonylag hosszú jelvezetéseken lényegesen nagyobb zavarjelek keletkeznek, mint a modulokon belüli rövid összekötő vezetéseken.



14.6 ábra
Egyedi zavarás esete

Ha az egyes áramkörökre értelmezhető az $u_{ki} = f(u_{be})$ transzfer karakterisztika, akkor azon jól követhetjük a logikai szintek változását az egymás után kapcsolódó elemeknél. Az egyszerűség kedvéért tételezzük fel, hogy az egyes elemek karakterisztikája egyforma. Mivel a modulon belül az egyik elem kimenete egyben a következő elem bemenő jelét adja, célszerű a transzfer karakterisztikát megcserélt u_{be} és u_{ki} tengelyekkel is berajzolni (14.7 ábra, szaggatott vonal) ugyanabba az ábrába.

Zavarás nélkül az egyes pontokon mérhető *L* illetve *H* szintek egyformák, a munkapontok a két karakterisztika *L* ill. *H* jelű metszéspontjaiban vannak.



14.7 ábra
Zavarjel hatásának végigkövetése egyedi zavarásnál

A tipikus karakterisztikák *L* és *H* jelű metszéspontjaihoz tartozó feszültségek a tipikus logikai szintek (U_L és U_H).

Ezek után nézzük meg a transzfer karakterisztikák segítségével, mi történik a zavarjel hatására (14.7 ábra). Legyen az előző modul kimenetén U_L szint. Ekkor a zavart modul 1. elemének bemenetére $U_L + U_Z$ feszültség kerül, a munkapont az 1 jelű pont az ábrán. A transzfer karakterisztikáról leolvasható a hozzá tartozó u_{ki1} kimenő feszültség. Az u_{ki1} egyben a 2. elem u_{be2} bemenő feszültsége. A 2. elem munkapontját célszerűen a megcserélt tengelyekkel berajzolt karakterisztikán keressük meg, mert akkor az $u_{be2} = u_{ki1}$ feltételnek megfelelő pont (2) egyszerű vetítéssel kijelölhető. Ezt az eljárást folytatva, meghatározhatjuk a modul végén kialakuló feszültséget.

A vázolt eljárás segítségével belátható, hogy ha a zavarfeszültség hatására az első munkapont nem tolódik a *K* metszéspont túoldalára, akkor a kimeneti feszültségek az eredeti logikai szintek felé konvergálnak, a modul kimenetén helyes szint lesz. Ha az első munkapont túljut a *K* ponton, akkor a kimenetek az ellentétes logikai szint felé konvergálnak, és hibás logikai értékek alakulnak ki. Ennek megfelelően az *L* állapotban a tipikus zavarfeszültség-tűrés:

$$U_{ZtL} = U_K - U_L. \quad (14.6)$$

Az U_K a *K* ponthoz tartozó feszültség, amit komparálási feszültségnek nevez-

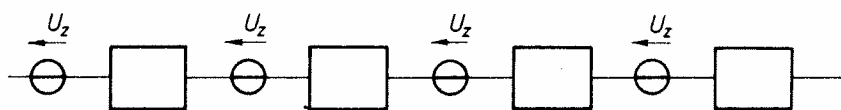
nek. A K komparálási pontban az áramkör kimenő feszültsége éppen megegyezik a bemenő feszültséggel. Az U_K -nál kisebb bemenő feszültséget az áramkör lényegében L szintűnek, az annál pozitívabban H szintűnek érzékeli.

A vizsgálatot a H állapotra hasonló módon elvégezve, nyilvánvalóan megint a K pont a határ, és a zavarfeszültség-tűrés:

$$U_{ZH} = U_H - U_K. \quad (14.7)$$

Vizsgálatainkat invertáló jellegű transzfer karakterisztika feltételezésével végeztük. Nem invertáló transzfer karakterisztika esetén is ugyanerre az eredményre jutunk.

Az ún. *lánczavarás* esetén feltételezzük, hogy a hálózat minden pontjánál van zavarás (14.8 ábra), és a zavarjelek amplitúdója (U_Z) egyforma nagyságú. A kimeneten a tipikus U_L és U_H szinttől még megengedhető eltéréseket úgy kell megválasztani, hogy a bemenetek zavarását is figyelembe véve, minden áramkör kimenő szintje a megengedett határokon belül legyen. A határokat célszerű úgy megválasztani, hogy a megengedhető zavarás a legnagyobb legyen.



14.8 ábra
Lánczavarás esete

Szélsőérték-kereséssel megmutatható, hogy nem invertáló jellegű karakterisztika esetén ehhez a transzfer karakterisztika $m = 1$ meredekségű pontjainál kell felvenni a logikai szintek határait. Invertáló karakterisztika esetén, ha a karakterisztika szimmetrikus, akkor szintén az egységnyi meredekségű pontokat kell határnak tekinteni.

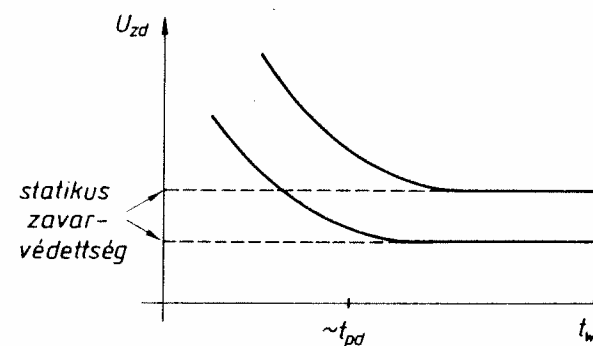
A transzfer karakterisztika $|m| = 1$ meredekségű pontjának kitüntetett szerepe a következő megfontolás alapján is belátható: a transzfer karakterisztika meredeksége az adott munkapontban az áramkör erősítési tényezőjét adja. Ha az egymás után kapcsolt áramkörök bemenetére rendre akkora zavarfeszültség kerül, hogy mindegyik az $|m| = 1$ meredekségű pontba jut, akkor a lánc eredő feszültségerősítése éppen egységnyi. Ha a zavarfeszültség ennél nagyobb, akkor $|m| > 1$, és az eredő erősítés $|m^n| \gg 1$. A zavarfeszültség további növekedése tehát a lánc végén nagymértékben felerősítve jelentkezik, ami hibás működést okoz.

A lánczavarás nyilvánvalóan kedvezőtlenebb, mint az egy ponton történő zavarás, ezért kisebb a megengedhető zavarjel is. Emiatt a gyártmányismertető a kedvezőbb benyomást keltő, az egyedi zavarásnál érvényes tipikus zavarvédelemet szokták közölni, mint jellemző tipikus adatot. A könyvben mi is ezt a szokást fogjuk követni.

Dinamikus zavarvédelem

A dinamikus zavarérzékenységet nem lehet egyetlen értékkel jól jellemezni, mert a megengedhető zavaramplitúdó függ a jelszélességtől, a jelformától.

Az áramkörök dinamikus zavarérzékenységét leggyakrabban úgy jellemzik, hogy megadják a megengedhető zavarjel amplitúdóját (U_{zd}) az impulzusszélesség függvényében, egy adott mérési elrendezésben. A dinamikus zavarvédelem is különböző az L és H szinten, ezért mindkét értéket külön szokás megadni. Korszerű áramkörrendszereknél a megengedhető zavartranzienst amplitúdója az impulzusszélesség (t_w) csökkenésével nő (14.9 ábra).

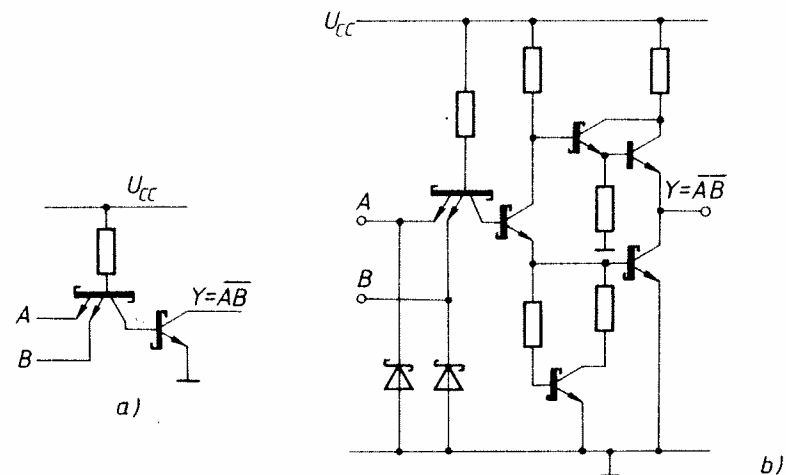


14.9 ábra
Dinamikus zavarvédelem megadása

14.4 A logikai áramkörrendszerek áttekintése

A hasonló áramköri kapcsolásokon alapuló, egymással közvetlenül összekapcsolható funkcionális elemek készletét áramkörrendszernek, áramkörcsaládnak nevezzük. Ez például lehet egy logikai áramkör család vagy egy mikroprocesszoros elemcsalád.

A korszerű logikai áramkörrendszer elemeitől többek közt megfelelő zavarvédelemet és nagy kimeneti meghajtóképességet várnak el. A jó zavarvédelemhez nagyobb komparálási feszültség is kell, ami kihat a bemenet felépítésére. A szükséges kis kimenő ellenállás ellenütemű kimenettel biztosítható. Ezért a logikai áramkörrendszerek kis integráltságú kapui bonyolultabb felépítésűek, mint az LSI áramkörök belső logikai kapui. Megkülönböztetésül az LSI áramkörök belsejében alkalmazott kapcsolástechnikai megoldásokat „áramkörtechnikának” fogjuk nevezni. Az elmondottak illusztrálására felrajzoltunk egy Schottky-TTL áramkörtechnikájú belső kaput (14.10.a ábra) és a Schottky-

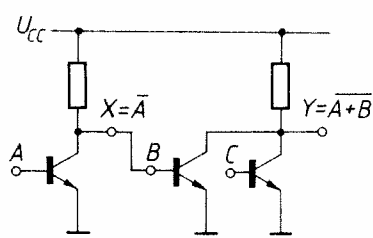


14.10 ábra
TTL-S belső kapu és TTL-S SSI kapu

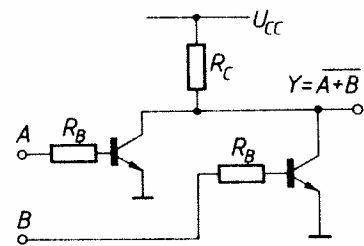
ky-TTL logikai áramkörrendszerből egy ugyanolyan funkciójú kaput (14.10.b ábra). Az olvasóra bízunk a kétféle kapu összehasonlítását logikai szintek, zavarvédelem, kimenő ellenállás és elemszám szempontjából.

Az évek során sok integrált logikai áramkör családot fejlesztettek ki. Ezek egy része műszaki vagy gazdasági okokból elavult. A legelső áramkörrendszerek közé tartozott a DCTL (Direct-Coupled Transistor Logic: direkt csatolt tranzisztoros logika). A direkt csatolt áramkörnél a tranzisztor kollektora közvetlenül csatlakozik a meghajtott kapu tranzisztorjának bázisára (14.11 ábra). Az L szint kb. 0,2 V, a komparálási szint 0,6...0,7 V, a H szint azonban csak 0,75 V körül van, mert a meghajtott bázis megfogja a kimeneti szintet. A kis, 0,1 V körüli zavarvédelem miatt a DCTL kapu, mint SSI logikai elem, gyakorlatilag használhatatlan volt. Több kapu meghajtása esetén a B-E átmenet nyitóirányú feszültségének kis szórása is nagy eltéréseket okoz a bemenő áramban, ez az egyenlőtlen árameloszlás (current hogging) a fan-out-ot korlátozza.

A DCTL áramköröket a bázissal sorba kapcsolt ellenállással módosították (14.12 ábra), ami növelte a H szintet, és így a zavarvédelemet is. A bázissal



14.11 ábra
DCTL logikai áramkörök

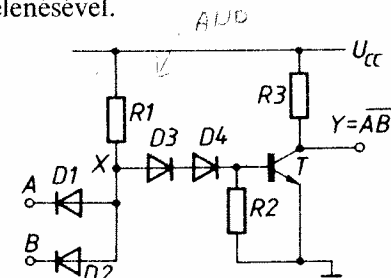


14.12 ábra
RTL logikai áramkör

sorba kapcsolt ellenállásra gondolva ez a változat az RTL (Resistor-Transistor Logic: ellenállás-tranzisztor logika) nevet kapta. Az RTL áramköröket a lényegesen jobb paraméterű és olcsó TTL áramkörök hamarosan kiszorították.

A CTL (Complementer-Transistor Logic) áramkörökkel viszonylag nagy működési sebességet értek el. A CTL áramkörök npn és pnp tranzisztorokból épültek fel, ami a gyártást megdrágította. Ez az áramkör hamar elavult a nagysebességű TTL és ECL áramkörök megjelenésével.

A DTL (Diode-Transistor Logic: dióda-tranzisztor logika) logikai áramkörrendszer sokáig tartotta magát. Felépítése viszonylag egyszerű, zavarvédelem is megfelelő. Egy jellegzetes DTL kapu kapcsolása a 14.13 ábrán látható. Az L szint 0,2 V körüli, a H szint pedig az U_{CC} -t közelíti meg a vázolt kialakításban. Bármelyik bemenetre adott L szint a belső X pont feszültségét a diódán keresztül lehúzza: az X ponton csak akkor van 1 szint, ha $AB=1$. (Pozitív logikai hozzárendelést használunk!) A bemeneten a $D1, D2$ dióda és az $R1$ ellenállás egy ÉS kaput képez. Az X pont a kimenetet képező invertert vezérli, így a kapu eredőben egy NAND funkciót realizál. A $D3$ és $D4$ dióda szinteltolást végez, a kapu komparálási szintjét kb. 1,4 V-ra emeli, ami a zavarvédelem szempontjából megfelelő. Az $R2$ kihúzó ellenállás a tranzisztor lezárását gyorsítja, és a kollektor visszarámot nagyobb hőmérsékleten is kis értéken tartja.

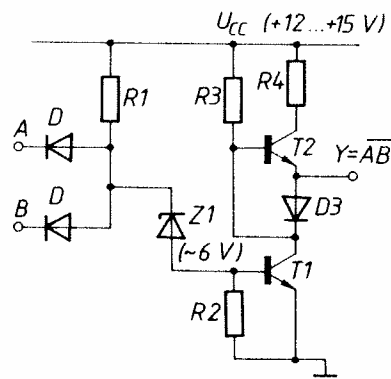


14.13 ábra
DTL logikai áramkör

A közös DTL áramkörrendszert sokan gyártották, a bemutatott kapcsolás különféle kisebb módosításaival. A TTL IC-eket azonban olcsóbban kínálták a piacon, a TTL ráadásul gyorsabb is, ezért a 70-es évek elején az egyszerű DTL áramkörök alkalmazását abbahagyták. A Zener-dióda segítségével megnövelt zavarvédelemű DTL áramkörökkel, az úgynevezett DTLZ (Zener-diódás DTL) áramkörrendszer kapuival azonban még találkozhatunk régi fejlesztésű ipari elektronikus készülékekben. A bemeneten diódákkal kialakított logikai rész alap gondolata pedig módosítva, Schottky-diódákkal realizálva, tovább él a TTL-LS áramkörrendszerben.

Az áramkörök zavarvédelemét a logikai szintek és a komparálási szint távolításával növelhető. A klasszikus TTL áramkört is módosították ilyen célból. Még egy p-n átmenet beiktatásával a komparálási szintet kb. 2,1 V-ra növelték, és bonyolultabb ellenütemű kimenet segítségével a H szint is közelebb került a +5 V tápfeszültséghez. Ezek az ún. T^3L áramkörök (az elnevezés a $TTL = T^2L$ áramkörhöz képest több tranzisztorra utal) azonban drágaságuk miatt nem terjedtek el.

A DTLZ áramköröknél a tápfeszültséget 12-15 V-ra növelték, hogy a névleges H szint legalább 10 V-tal pozitívabb legyen, mint az L szint. Az L és H szint



14.14 ábra
DTLZ logikai áramkör

közé nagyjából középre eső komparálási szintet pedig a tranzisztor bázisával sorba kötött Zener-diódával érik el (14.14 ábra). A DTLZ áramköröknél rendszerint a 14.14 ábrán is látható, ún. önvezérlő ellenütemű kimenetet használtak. Ennél a kimenetnél nincs egy külön fázishasító fokozat, a felső T2 tranzisztort az alsó T1 tranzisztor vezérli. Az *L* állapotban a T1 az *Y* kimenetet a D3 diódán keresztül húzza le, és ugyanakkor a T2 bázisát is lehúzza, a T2 lezár. Amikor valamelyik bemeneten *L* szint van, a T1 lezár. Az elengedett R3 ellenállás a T2 bázisát felhúzza, és a vezető T2 tranzisztor pedig a kimenetet *H* szintre

húzza fel, ami kb. $U_{CC} - 1$ V. Ennek a kimeneti kapcsolásnak az egyszerű felépítés mellett előnye még, hogy a gyakorlatban nem fordul elő a tranzisztorok egymásbavezetése. A D3 dióda által megnövelt *L* szint (kb. +1 V) miatt a TTL áramköröknél ez a fajta kimenet szóba sem jöhet.

Növelt tápfeszültség esetén az CMOS logikai áramkörök zavarvédeltsége hasonló nagyságú, mint a DTLZ áramköröké. A CMOS áramköröknek azonban lényegesen kisebb a teljesítményfelvételük, és az áruk is sokkal kedvezőbb. Ezért új konstrukciókban a DTLZ áramköröket már nem alkalmazzák.

Eme áttekintés összeállításakor (1991-ben) legáltalánosabban a Schottky-TTL logikai áramkörök kisműködésű változatait (TTL-LS) és a CMOS logikai áramkörrendszereket használják. Ezek műszaki paraméterei a legtöbb felhasználási terület igényeit kielégítik, elemválasztékuk széles, áruk alacsony.

A nagysebességű berendezésekben a továbbfejlesztett Schottky-TTL áramkörrendszereket (TTL-F, TTL-AS, TTL-ALS) és az ECL logikai áramkör családokat alkalmazzák.

A következő fejezetekben részletesebben tárgyaljuk az előbb említett, jelenleg is használt logikai áramkörrendszereket.

15. TTL áramkörrendszerek

Kedvező műszaki és gazdasági jellemzőik miatt legelterjedtebben a TTL típusú logikai áramkörrendszereket alkalmazzák. Az 1980-as évek elejéig a standard (normál) TTL áramkörrendszer elemeit alkalmazták a legnagyobb darabszámban. A standard TTL reprezentánsa az SN74 áramkör sorozat, melynek első elemeit a Texas Instruments cég 1963-ban fejlesztette ki. A standard TTL áramkör családot később a legtöbb jelentős IC-gyártó vállalat felvette a gyártási programjába.

A standard TTL kapuk tipikusan 10 ns jelterjedési ideje és 10 mW teljesítményfelvétele az alkalmazások többségében kielégítő volt. Speciális felhasználásokhoz két irányban fejlesztették tovább. A munkaponti áramok csökkentésével kialakították a kisebb teljesítményfelvételű SN74L (L: Low power) sorozatot, melynek teljesítményfelvétele csak 1 mW/kapu. A kisebb munkaponti áram miatt azonban a jelterjedési idő megnőtt, tipikusan 33 ns-ra. A teljesítményfelvétel 20 mW-ra növelésének árán pedig létrehozták az SN74H (H: High speed) sorozatot, melynek jelterjedési ideje 6 ns volt. Ezek a változatok azonban nem tudtak versenyezni teljesítményfelvétel szempontjából a CMOS áramkörökkel, vagy sebességben az ECL áramkörökkel, ezért csak kis mértékben terjedtek el.

Jelentős műszaki előrelépést jelentett a Schottky-diódával telítésgátolt TTL, röviden Schottky-TTL áramkörrendszerek kifejlesztése. A telítésgátlás lecsökkentette a tranzisztorok kikapcsolási idejét, és így a kapuáramkör jelterjedési idejét. Az 1969-ben kifejlesztett közös Schottky-TTL áramkörrendszer (SN74S) tipikus jelterjedési ideje 3 ns-ra csökkent, az SN74H sorozattal azonos munkaponti áramok mellett.

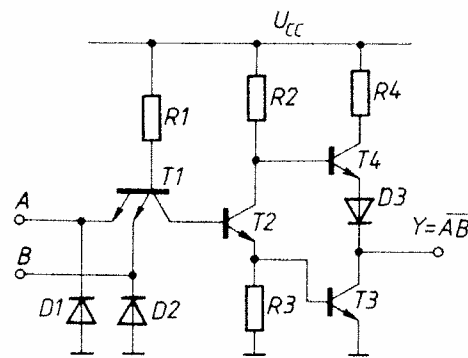
A TTL-LS (SN74LS) áramkörrendszerrel (1971) a telítésgátlással elérhető átkapcsolási energia csökkenést nem a sebesség növelésére, hanem a teljesítményfelvétel csökkentésére használták ki: a TTL-LS áramkörök a standard TTL 10 ns jelterjedési idejét 2 mW teljesítményfelvétel mellett produkálják.

Az integrálási technológia fejlődésével 1980 körül megjelentek az „advanced” (továbbfejlesztett) Schottky-TTL áramkörök: TTL-F, TTL-AS, TTL-ALS. Ezenél a tranzisztorok nagyobb határfrekvenciájúak, és a tranzisztorok oldalirányú oxid-elszigetelése a parazita kapacitásokat is csökkenti. Ezenkívül a kapcsolást is módosították, továbbfejlesztették, a jobb műszaki paraméterek elérése érdekében.

15.1 A standard TTL áramkör család

A standard TTL áramkör sorozatot új fejlesztésekben már nem alkalmazzák, ennek ellenére érdemes megismerkedni a felépítésével, működésével. A standard TTL kapuk struktúrája ugyanis egyszerűbb, mint a továbbfejlesztett változatké, és a standard TTL kapu működésének ismerete megkönnyíti az ebből kifejlesztett újabb áramkör családok felépítésének, működésének megértését.

A standard TTL alapkapu



15.1 ábra

Standard TTL kapu

A standard (normál, közönséges) TTL áramkörrendszer jellegzetes felépítésű alapkapujában a bemeneti logikai részt egy többemitteres tranzisztorral realizálják (15.1 ábra). A TTL elnevezés (Transistor-Transistor Logic) is erre utal. A kapu valamelyik bemenetére L szintet (kb. 0,2 V) adva, a T1 tranzisztor normál bekapcsolt állapotba kerül, és kollektora lehúzza a T2 bázispotenciálját. Ennek hatására a T2 lezárt állapotba kerül. A lezárt T2-n keresztül

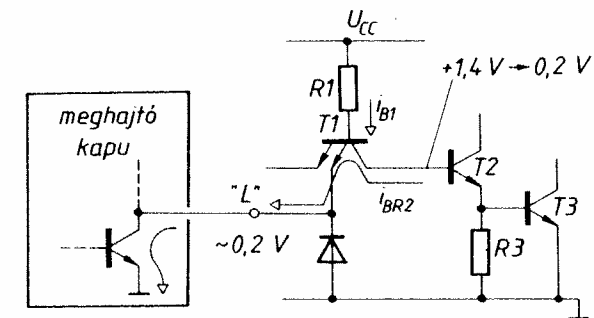
a T3 nem kap nyitóirányú bázisáramot, ezért a T3 is lezárt állapotban van, és a kimenetet a T4 H szintre húzza fel.

Mindkét bemenetre H szintet (kb. 3,4 V) adva, a bemeneti tranzisztor mind-egyik bázis-emitter átmenetére záróirányú feszültség kerül, mert a T1 bázisának potenciálját a T1 B-C átmenete, és a vele sorba kapcsolódó T2 B-E átmenet és T3 B-E átmenet $3 \cdot 0,7 = 2,1$ V-on megfogja. Ebben az állapotban az $R1$ ellenállás árama csak a T2 bázisába folyhat, és a T2 telítésben vezet. A T2 emitterárama a T3-at is telítésbe vezérli, és a T4 pedig lezár, mert a T4 bázisát a T2 lehúzza. A kimenet a telítésben vezető T3 tranzisztoron keresztül a földre kapcsolódik, a kimeneten L szint van. Az előzőeket összegezve, a kimeneten akkor van L állapot, ha mindkét bemeneten H szint van; és ha valamelyik (vagy mindkét) bemeneten L szint van, akkor a kimenet H állapotú. A kapu tehát NAND funkciót valósít meg, a szokásoknak megfelelően pozitív logikai hozzárendelést feltételezve.

A kapu két állapotának leírásából kitűnik, hogy az áramkör ellenütemű kimenettel rendelkezik. Az egyik állapotban a kimenet felső tranzisztora vezet és az alsó tranzisztora le van zárva, a másik állapotban az alsó tranzisztor vezet és a felső van lezárva. A 15.1 ábrán látható jellegzetes ellenütemű kimenetet totem-pole (totemoszlop) kimenetnek is szokták nevezni.

Nézzük meg részletesebben a bemeneti tranzisztor állapotát, amikor a bemeneten H szint van. A B-E emitter átmenetre záróirányú feszültség kerül, mert a bázis nem lehet pozitívabb 2,1 V-nál. A T1 kollektora is negatívabb, mint az emittere, ugyanakkor az $R1$ nyitóirányú bázisáramot ad a B-C átmenetnek. Ez azt jelenti, hogy ez a tranzisztor az inverz üzemmódban dolgozik. Inverz üzemmódban az emitteráram $I_E = B_i \cdot I_B$ nagyságú, ahol B_i az inverz áramerősítési tényező. Ez az inverz emitteráram adja a H szintű bemenő áram döntő részét. Azért, hogy a bemenet terhelése kicsi legyen, a T1 inverz áramerősítését nagyon kis értékre kell beállítani. A TTL áramköröknél a T1 speciális kialakításával 0,01-nél kisebb inverz áramerősítést tudnak megvalósítani.

A vázolt bemeneti kialakítás elősegíti a gyors működést. A bemenetet L szintre kapcsolva, a T1 tranzisztor kezdetben – a T2 lezárásáig – a normál aktív tartományában működik, és viszonylag nagy kollektorárama gyorsan „kihúzza” a töltést a T2 bázisából (15.2 ábra). A kihúzó áramot tulajdonképpen a bemenetet L szintre vezérlő kapu kimenete biztosítja, a vezető T1 tranzisztoron keresztül. A T2 bekapcsolása is gyors, mert az $R1$ árama nagy nyitóirányú túlvezérlést biztosít a T2 tranzisztorok.



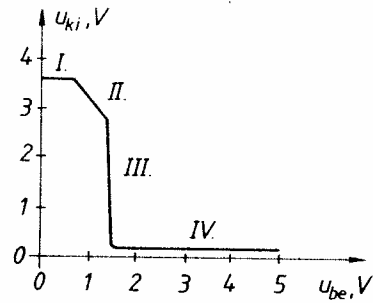
15.2 ábra

A T2 tranzisztor lezárása

A TTL áramkörök minden bemenetén egy vágódiódát is találunk (a 15.1 ábrán D1 és D2), amely a negatív feszültség hullámokat vágja. Ennek elektromosan hosszú jelvezeték (távvezeték) esetén van fontos szerepe. A reflexiók révén keletkező negatív hullámok amplitúdójának levágása csökkenti a többszörös reflexiók zavaró hatását.

Standard TTL kapu transzfer karakterisztikája

Kövessük végig az áramkör működését, miközben a bemenő feszültség 0-ról $+U_{CC}$ értékre növekszik, és vegyük fel közben az áramkör transzfer karakterisztikáját. A transzfer karakterisztika a kimenő feszültség függése egy bemenet feszültségétől. Több bemenet esetén a többi bemenetet értelemszerűen olyan logikai szintre kötik, ami a kapu működését nem befolyásolja, pl. NAND kapu esetén logikai 1 szintre.



15.3 ábra

A standard TTL kapu transzfer karakterisztikája

A standard TTL kapu transzfer karakterisztikáján (15.3 ábra) négy szakasz különböztethető meg. A I. szakaszban az R1 ellenállás árama a kaput vezérlő áramkörbe folyik, a T2 és T3 le van zárva. Kis terhelés esetén a T4 bázisárama elhanyagolható, és mivel a T2 le van zárva, a T4 bázisa közel tápfeszültségen van. A kimenő feszültség ebben a szakaszban, kis terhelésnél:

$$u_{ki} = U_{CC} - U_{BE4} - U_D \cong 3,6 \text{ V.}$$

A kapu mindaddig ebben a működési szakaszban van, amíg a T2 el nem kezd vezetni. A T2 emittore egy ellenálláson keresztül a földre kapcsolódik, ezért a T2 akkor kezd vezetni, amikor a bázisán a feszültség eléri a 0,7 V-ot. A T1 telítési maradékfeszültsége közel 0, ezért a bemeneten szintén kb. 0,7 V szükséges ahhoz, hogy a T2 vezetni kezdjen, és átlépünk a II. szakaszba.

A II. szakaszban a T2 már vezet, de a T3 még le van zárva. Ahhoz, hogy a T3 vezetni kezdjen, a T2 bázisán $2 \cdot 0,7 = 1,4 \text{ V}$ szükséges. Mivel T2 bázisfeszültsége $U_{B2} \cong u_{be}$, a kapu a $0,7 \text{ V} < u_{be} < 1,4 \text{ V}$ esetben van a II. szakaszban. A kimenő feszültség:

$$u_{ki} = U_{CC} - I_{C2} \cdot R2 - U_{BE4} - U_D.$$

A T2 a normál aktív tartományban működik, ezért $I_{C2} \cong I_{E2} \cong (u_{be} - U_{BE2})/R3$. Az I_{C2} értékét behelyettesítve írható:

$$u_{ki} \cong U_{CC} - \frac{R2}{R3} (u_{be} - U_{BE2}) - U_{BE4} - U_D.$$

A II. szakaszban a kimenő feszültség csökken, a transzfer karakterisztika meredeksége $m \cong -R2/R3 = -1,6$.

A III. szakaszban $u_{be} \cong 1,4 \text{ V}$, ezért a T3 tranzisztor is vezetni kezd. Ebben az ún. aktív tartományban mindegyik tranzisztor vezet, és az áramkör úgy működik, mint egy ellenütemű kimenettel ellátott erősítő. A feszültségerősítés nagy (> 10), a bemenő feszültség kismértékű növeléséhez a kimenő feszültség jelentős csökkenése tartozik, a transzfer karakterisztika ezen szakasza igen meredek. Ez az $u_{be} \cong 1,4 \text{ V}$ egyben a kapu komparálási feszültsége.

A IV. szakaszban $u_{be} > 1,4 \text{ V}$, és a T2 és T3 tranzisztor telítésben vezet. A telítésben vezető T2 a T4 tranzisztort lezárja. A T4 tranzisztor üzembiztos lezárását a D3 dióda segíti elő. A T2 kollektora ugyanis kb. 0,6–0,7 V-tal pozitívabb a T3 kollektoránál, és a D3 dióda nélkül ez a feszültség a T4 tranzisztor B–E diódáját a lezárás határának közelében tartaná, kedvezőtlen

esetben a T4 akár vezethetne is. A kimenő feszültség a T3 tranzisztor kollektor–emitter maradékfeszültsége:

$$U_{ki} = U_{CE3m}.$$

A kimenet L állapotára specifikált terhelésnél a maradékfeszültség kb. 0,2 V, ami a kapu U_{OL} tipikus L szintjét adja.

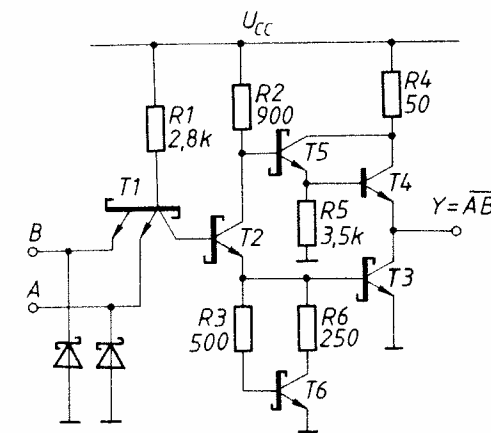
A gyártók az áramkörök transzfer karakterisztikáit csak tájékoztatási célból közlik, az adatlapokon a logikai szintek worst-case határait specifikálják. Ezek a garantált határértékek a teljes üzemi hőmérséklet- és tápfeszültség-tartományban érvényesek, a megengedett terhelésig (fan-out értékig):

$$\begin{aligned} U_{OLmax} &= 0,4 \text{ V}, & U_{ILmax} &= 0,8 \text{ V}, \\ U_{OHmin} &= 2,4 \text{ V}, & U_{IHmin} &= 2,0 \text{ V}. \end{aligned}$$

A fenti szinthatárokból az L és H állapotban egyaránt 0,4 V worst-case zavarfeszültség-tűrés adódik. Tipikus zavarvédetségnek, egyedi zavarást feltételezve, $U_K - U_L = 1,2 \text{ V}$ adható meg. A H állapotban a tipikus zavarvédetség nagyobb, és ez az aszimmetria még kedvezőnek is nevezhető, mert a TTL kapuk kimenő ellenállása H állapotban nagyobb, és ennek következtében a környezetből felvett zavarfeszültségek is nagyobbak H szinten.

15.2 A közönséges Schottky-TTL áramkörrendszer

A közönséges Schottky-TTL (TTL-S) áramkörrendszerek reprezentánsa az SN74S áramkörcsalád. A család alapkapujának kapcsolási vázlatát a 15.4 ábrán látható. A tranzisztorok Schottky-diódával telítésgátoltak, és a bemeneti vágódiódák is Schottky kivitelűek. Kivétel az ellenütemű kimenet T4 tranzisztora. A T4 tranzisztort a T5 emittore hajtja meg, és mivel a T5 kollektora mindig pozitívabb az emitterénél, a T4 kollektora is mindig pozitívabb a bázisánál, és az ilyen vezérlésnél nincs szükség külön telítésgátló diódára.



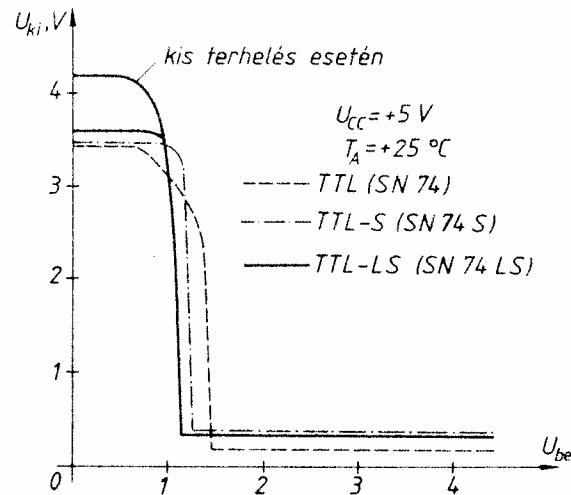
15.4 ábra

Közönséges Schottky-TTL (SN74S) kapu

A kapcsolási struktúrát a standard TTL-ével összehasonlítva, az ellenütemű kimenetnél találunk módosításokat, a nagyobb sebesség támasztotta követelmények miatt. Az ellenütemű kimenet felső tranzisztorát (T4) emitterkövetőn (T5) keresztül hajtják meg, hogy a H szinten a kimenet nagyobb áramot tudjon leadni. (A T4 és T5 tulajdonképpen egy Darlington-párt képez.) Az ellenütemű kimenet alsó tranzisztorának (T3) báziskörében pedig egy aktív kihúzó impedancia található, amit az $R3$, $R6$ és T6 alkot. Ez gyorsabb kapcsolást tesz lehetővé, mint a standard TTL áramköröknél szokásos egyszerű kihúzó ellenállás (a 15.1 ábrán $R3$).

A TTL-S áramkörök H szintje gyakorlatilag azonos a standard TTL-ével. A kimeneti L szint az ellenütemű kimenet alsó tranzisztorának maradékfeszültsége. A telítésgátlás miatt a tipikus maradékfeszültség kb. 0,35 V-ra nő meg, és ezért az L szint határát 0,5 V-ban specifikálják. A T1 tranzisztor telítésgátlása miatt a komparálási feszültség kis mértékben csökken, tipikus értéke 1,25 V.

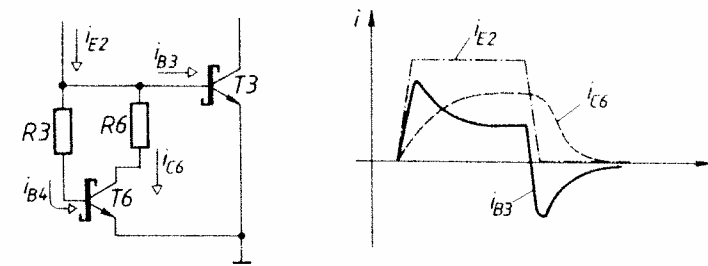
Az aktív kihúzó impedancián keresztül csak akkor indul meg az áram, amikor a T2 emitterének potenciálja a 0,7 V-ot eléri, azaz amikor a T3 is vezetni kezd, és a kimenet átvált. Ezért a Schottky-TTL áramkörök transzfer karakterisztikáján (15.5 ábra) nincs az a ferde letörési szakasz a komparálást megelőzően, mint



15.5 ábra
TTL áramkörcsaládok transzfer karakterisztikái

a standard TTL áramköröknél (15.3 ábrán a II. szakasz). A szögletesebb karakterisztika-forma zavarvédetség szempontjából kedvezőbb. A kedvezőbb forma részben kompenzálja azt a zavarérzékenységet növelő hatást, ami az L szint kismértékű növekedéséből és a komparálási szint kismértékű csökkenéséből adódik.

Az aktív kihúzó impedancia ugyanakkor a működési sebesség szempontjából kedvező bázisáram-hullámformát biztosít a T3 számára (15.6 ábra). Az ábrán az egyszerűség kedvéért feltételezzük, hogy a T2 nagyon gyorsan kapcsol, és



15.6 ábra
Aktív kihúzó impedancia

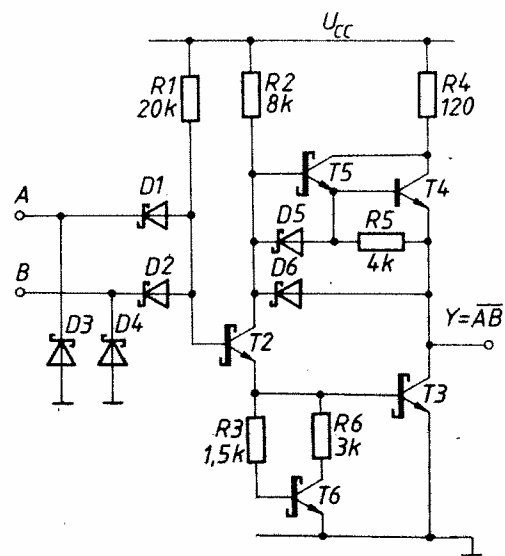
ezért a T2 emitterárama (i_{E2}) gyors fel- és lefutású. A T6 bázisáramát az i_{B3} -hoz képest mindig elhanyagolhatjuk, a T6 bázisával sorbakapcsolt ellenállás miatt. Az i_{E2} emitteráram felfutásakor a T6 tranzisztor még nem vezet, ezért az i_{E2} áram túlnyomórészt a T3 bázisába folyik, nagy nyitóirányú túlvezérlést létesítve. Közben a T6 is elkezdi bekapcsolni, és kollektoráramának (i_{C6}) növekedése csökkenti a T3 bázisáramát (i_{B3}), és mire a T3 is bekapcsolt, a nagy nyitóirányú túlvezérlés is megszűnik. Kikapcsoláskor az i_{E2} gyorsan megszűnik, a T6 azonban nem zár le rögtön. A T6 kollektoráram (i_{C6}) ilyenkor a T3 záróirányú bázisáramát képezi, megfelelően nagy kihúzó áramot szolgáltatva a gyors kikapcsoláshoz.

Az SN74S sorozatú áramköröknél a tipikus jelterjedési időt 3 ns-ra sikerült leszorítani. A teljesítményfelvétel kb. 20 mW/kapu, ami gyakorlatilag a régi SN74H sorozatával egyező.

15.3 A TTL-LS logikai áramkörrendszer

A kis teljesítményfelvételű Schottky-TTL (TTL-LS) áramkörrendszerek reprezentáns típusa az SN74LS áramkörcsalád. Az SN74LS sorozatú alapkapu felépítése egy apróbb egyszerűsítéssel a 15.7 ábrán látható.

A TTL-LS kapu felépítését a közönséges Schottky-TTL kapuval összevetve a következő módosításokat észleljük. A kisebb teljesítményfelvétel érdekében a legtöbb ellenállás kb. egy nagyságrenddel nagyobb. Ugyancsak a teljesítményfelvétel mérséklése céljából az ellenütemű kimenet felső tranzisztorának „báziskihúzó” ellenállása ($R5$) nem földre, hanem a saját emitterére kapcsolódik. Az $R5$ kisebb kihúzó áramát ellensúlyozandó, a T2 tranzisztor a D5 diódán keresztül rásegít a T4 bázisának lehúzására. Szintén a $H \rightarrow L$ átmenetet gyorsítja, hogy amíg a kimeneti feszültség még 1,5 V felett van, a vezető D6 dióda jelentősen megnöveli a T2 kollektoráramát, és ezzel a T3 bázisáramát. Ez meggyorsítja a T3 bekapcsolását.



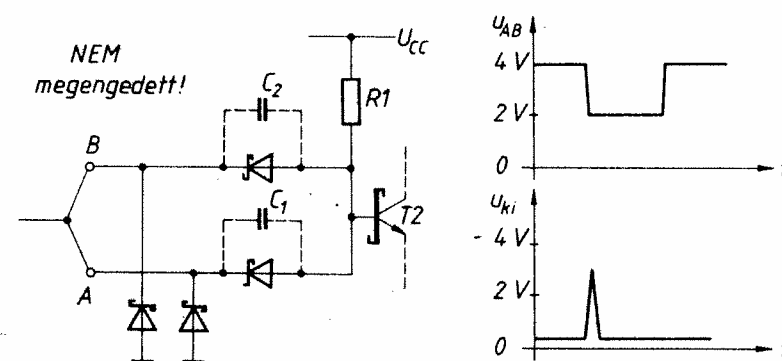
15.7 ábra
TTL-LS kapu (74LS00 NAND)

Énnyeges eltérés található a bemeneteknél, ahol a bemeneti többemitteres tranzisztort Schottky-diódákkal helyettesítik. (Ez tulajdonképpen a DTL áramköröknél alkalmazott bemeneti rész Schottky-diódás változata.) Ez a működési sebesség és gyártási költség szempontjából kedvező megoldás azonban a komparálási szintet és ezzel együtt a L állapot zavarvédeltségét tovább csökkenti. Az ilyen felépítésű 74LS áramkörök komparálási szintje csak 1,1 V (15.5 ábra), ami még elfogadható zavarvédeltséget ad.

A diódás bemenet kedvező tulajdonsága, hogy letörési feszültsége 15 V körül van, ami lényegesen nagyobb a multiemitteres bemenet 6 V körüli értékénél. A TTL-LS áramkör ezért kevésbé érzékeny a bemeneti feszültségtranziensekre.

A különböző vállalatok által gyártott TTL-LS áramkörök felépítése eltérhet a 15.7 ábrán láthatótól, sőt a TTL-LS áramkörökkel először megjelenő Texas cég is módosításokat hajtott végre az áramkörcsalád később kifejlesztett típusainál. A változtatásokkal rendszerint a TTL-LS áramkörök bemeneti jellemzőit javítják.

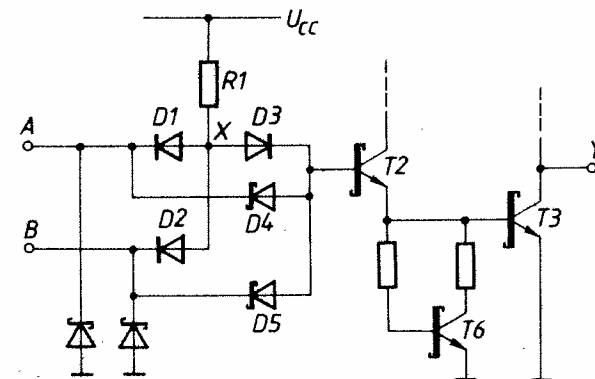
A 15.7 ábrán látható kialakításban kis feszültségű, és ezért viszonylag nagy méretű Schottky-diódákra van szükség ahhoz, hogy a kapu komparálási feszültsége ne essen 1 V alá. A nagyobb felületű diódák rétegek kapacitása is nagyobb. Ez rontja a dinamikus zavarvédeltséget, mert ezen a kapacitáson keresztül a bemenet váltóáramúlag a T2 bázisára kapcsolódik. Ebből eredően a NAND, AND funkciójú kapuk nem használt bemeneteit nem szabad közösíteni egy vezérelt bemenettel. A bemenetek közösítésével ugyanis olyan mértékben megnövekedhet a bemenet és a T2 bázisa közti kapacitás, hogy a bemenő jelnek a H szinttartományon belüli ugrásszerű ingadozása hibás működést, a kimeneten tranziens megjelenését okozhatja (15.8 ábra).



15.8 ábra
TTL-LS bemenetek közösítésének kedvezőtlen hatása

A zavarérzékenység csökkenthető a 15.9 ábrán látható bemeneti felépítéssel, mely Si p-n átmenetű diódák és Schottky-diódák kombinációja. A T2 és T3 vezetésbe viteléhez a T2 bázisán $2 \cdot 0,7 = 1,4$ V-ra van szükség, és mivel a D3 és D1, illetve a D3 és D2 dióda feszültségese egymást kompenzálja, ehhez a bemeneten szintén 1,4 V tartozik. A komparálási feszültség tehát 1,4 V, szemben a 15.7 ábrán látható egyszerű bemenet 1,1 V körüli komparálási feszültségével. A bemenet H -ból L -be váltásánál a T2 tranzisztor gyors lezárását a D4, ill. D5 Schottky-diódán át folyó kihúzó áram segíti elő. Mivel most a komparálási feszültséget a Schottky-diódák (D4 és D5) nyitóirányú feszültsége nem befolyásolja, nincs szükség nagy felületű fém-félvezető átmenetre a D4 és D5 diódánál. A kisebb felülethez kisebb kapacitás tartozik, ennek megfelelően a bemenetek és a T2 bázisa közti csatolás is kisebb, ami szintén csökkenti a zavarérzékenységet. Ennek ellenére az ilyen kialakítású bemeneteknél sem szabad közösíteni a nem használt bemeneteket egy vezérelt bemenettel.

A 15.9 ábrán látható bemenet megvalósításánál az egyik vagy mindkét irányú Si dióda rendszerint egy tranzisztor B-E átmenete, és eme tranzisztor áramerősí-



15.9 ábra
Javított TTL-LS bemenet

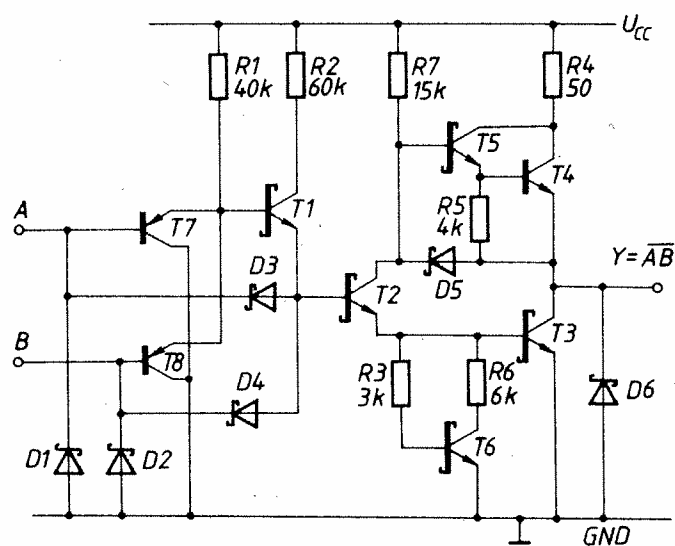
tését kihasználják a bemenő áram csökkentésére. Ilyen vagy ehhez hasonló bemenetekkel találkozunk a továbbfejlesztett Schottky-TTL áramköröknél.

A TTL-LS áramkörök működési sebessége megegyezik a standard TTL-ével, a tipikus jelterjedési idő 10 ns. A teljesítményfelvétel azonban csak 2 mW, ami ötöde a standard TTL kapuénak.

15.4 Továbbfejlesztett Schottky-TTL áramkörök

A gyártástechnológia fejlesztése lehetővé tette az elemek szórt kapacitásának csökkentését, a tranzisztorok határfrekvenciájának növelését. A szórt kapacitások csökkentése szempontjából a tranzisztorok oldalirányú oxid-szigetelésének bevezetése volt jelentős lépés. Jellemző adatként megemlítjük, hogy a 74F áramkörök tranzisztorainak f_1 határfrekvenciája 4 GHz. A fejlettebb technológiával jobb műszaki paraméterű áramköröket lehetett készíteni, és a gyártók három továbbfejlesztett Schottky-TTL áramkörrel jelentek meg a piacon.

A 74F (FAST: Fairchild Advanced Schottky-TTL) áramkörrel a közös Schottky-TTL (74S) áramkörök kiváltására fejlesztették ki: a 74F áramkörök tipikus jelterjedési ideje szintén 3 ns, de ezt a sebességet csak 4 mW disszipációval valósítják meg, ami a 74S kapuk teljesítményfelvételének ötöde.



15.10 ábra
SN74ALS kapu

A 74AS (AS: Advanced Schottky) családnál a maximális sebesség elérése volt a cél. A jellemző paraméterek: $t_{pd} = 1,7$ ns, $P_D = 8$ mW.

A 74ALS (ALS: Advanced Low power Schottky) áramkörrel a továbbfejlesztett Schottky-TTL áramkörök kapcsolástechnikailag legjobban a TTL-LS áramkörökre hasonlítanak. Bemeneteik felépítése a javított TTL-LS bemenet elvét (15.9 ábra) követi, a komparálási feszültségük 1,4 V. A bemeneten a p-n átmenetű diódákat azonban részben vagy teljesen aktív tranzisztorok B-E átmenetével helyettesítik, kihasználva egyben a tranzisztorok áramerősítését is. Illusztrációként a 15.10 ábrán felrajzoltuk a 74ALS00 kapu kapcsolási vázlatát. A 15.9 ábra D3 diódáját a T1 tranzisztor, a D1 és D2 diódát a T7 és T8 pnp tranzisztor helyettesíti. A T7 és T8 emitterkövetőként (földelt kollektoros alapkapsolásban) működik, ezért telítésgátlásukra nincs szükség. Áramerősítésük kicsi (a gyártástechnológia alapvetően a jó npn tranzisztorok kialakítását szolgálja), de így is észrevehetően csökkentik a bemenő áramot.

15.5 TTL áramkörök terminális karakterisztikái

Az áramkörök által képviselt terhelésről a bemenő karakterisztikák adnak felvilágosítást, a kimenő karakterisztikákból pedig az áramkörök terhelhetőségére következtethetünk. A különböző TTL áramkörrendszerek logikai szintjei egymással kompatibilisek, és a bemenő és kimenő karakterisztikák hasonló jellegűek. Ez teszi lehetővé a különböző TTL áramkörrel való közvetlen összekapcsolhatóságát.

A bemenő karakterisztika, az $i_{be} = f_b(u_{be})$ függvény meghatározására tekintünk például a 74LS00 NAND kapu kapcsolási rajzát (15.7 ábra). A bemenetre L szintet adva a T2 tranzisztor bázisfeszültsége nem éri el a vezetéshez szükséges értéket, ezért az R1 ellenállás árama teljes egészében a bemenet felé folyik (15.11 ábra). A bemenő áram tipikus értéke $U_L = 0,4$ V bemenő feszültségnél:

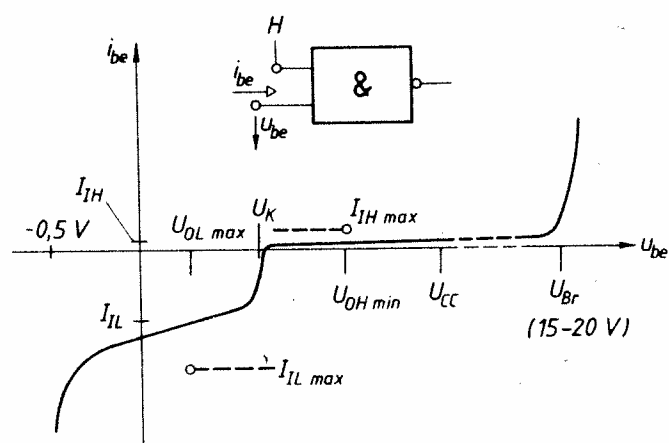
$$I_{IL} = (U_{CC} - U_{DF} - U_L) / R1 = (5 - 0,4 - 0,4) \text{ V} / 20 \text{ k}\Omega = 0,21 \text{ mA}.$$

Ez csak tájékoztató érték, az adatlap a worst-case értéket ($I_{IL, max}$) specifikálja, ami a gyártási szórásokat, valamint a tápfeszültség- és hőmérsékletfüggést is figyelembe véve, 0,4 mA-re adódik.

A bemenő feszültséget növelve a T2 bázisfeszültsége is nő, és amikor a bázisfeszültség eléri a kb. 1,4 V-ot (ehhez $u_{be} \cong U_K$ tartozik), a tranzisztor vezetni kezd. A bemenő feszültséget tovább növelve a bemeneti diódák lezárnak, mert

Áramkörök jellemző paraméterei

Áramköri jellemzők		TTL Áramkör család						Dimenzió	
		74	74S	74F	74LS	74AS	74ALS		
típus	Jelterj. idő t_{pd}	10	3	3	10	4	1,7	ns	
	Disszipáció P_D	10	20	4	2	8	1	mW	
	H szint U_H	3,4	3,4	3,4	3,4	3,4	3,4	V	
	Komp. szint U_K	1,4	1,25	1,4	1,1	1,4	1,4	V	
	L szint U_L	0,2	0,35	0,3	0,35	0,35	0,35	V	
worst-case	Logikai szintek	$U_{OH\ min}$	2,4	2,7	2,7	2,7	$(U_{CC}-2)$	$(U_{CC}-2)$	V
		$U_{IH\ min}$	2,0	2,0	2,0	2,0	2,0	2,0	V
		$U_{OL\ max}$	0,4	0,5	0,5	0,5	0,5	0,5	V
		$U_{IL\ max}$	0,8	0,8	0,8	0,8	0,8	0,8	V
	Bemenet terhelése	$I_{IH\ max}$	40	50	20	20	20	20	μA
		$I_{IL\ max}$	-1,6	-2	-0,6	-0,4	-0,5	-0,1	mA
	Kimenet terhelhetősége	$I_{OH\ max}$	-0,4	-1	-1	-0,4	-2	-0,4	mA
		$I_{OL\ max}$	16	20	20	8	20	8	mA

15.11 ábra
SN74LS kapu bemenő karakterisztikája

az X pontot a vezetõ B-E átmenetek 1,4 V körül megfogják. Az $R1$ árama ezek után a $T2$ és $T3$ irányába folyik, és a kimenet L állapotba kerül. A bemenõ áram tehát a komparálási feszültségnél meredeken nullára csökken, és a feszültséget tovább növelve a bemeneten csak a diódák visszárama folyik. A visszáramnak csak a worst-case értéke van specifikálva a H szinten, ez a 74LS áramköröknél: $I_{IH\ max} = 20 \mu A$.

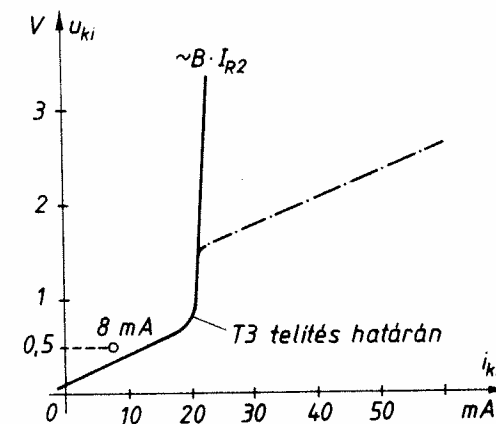
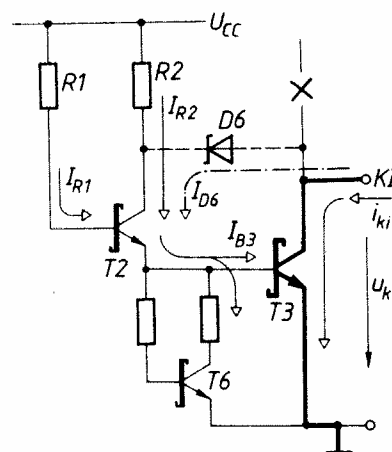
A többi TTL áramkör család bemenõ karakterisztikája is hasonló jellegû. Az L szinten egy viszonylag nagyobb áram (0,1...2 mA) folyik kifelé, amely a komparálási feszültségnél meredeken nullára csökken. A H szinten a bemenetek csak μA nagyságrendû terhelést képviselnek.

Az áramkörök bemenetére nagy pozitív feszültséget adva a záróirányban előfeszített átmenetek a letörési tartományba kerülnek, és a bemenõ áram meredeken nõ. Az elemek kis mérete miatt már mA nagyságrendû áramok is tönkremenetelt okozhatnak. A diódás bemenetek letörési feszültsége (U_{Br}) 15 V körül van. A többemitteres tranzisztoros bemenetek (standard TTL és TTL-S család) letörési feszültsége jóval kisebb, 7 V körül van, de a specifikált érték csak 5,5 V.

A bemenõ feszültséget negatív irányba változtatva, $-0,4$ V körül (a standard TTL-nél $-0,7$ V körül) kinyit a bemeneti vágódióda, és az áram meredeken nõ. A negatív jelek meredek levágása hosszú jelvezetékek esetén kedvezõen csökkenti a zavaró reflexiókat.

Az $u_{ki} = f_k(i_{ki})$ kimenõ karakterisztika a kimenõ feszültség változását mutatja a terhelõ áram függvényében. A TTL ellenütemû kimeneteket úgy konstruálták, hogy L szinten nagy befelé folyó áramot tudjanak elnyelni (sinking), H szinten pedig nagy kifelé folyó áramot tudjanak szolgáltatni (sourcing). Ilyen irányú terhelést jelentenek a vezérelt TTL áramköri bemenetek, és a kimenetet terhelõ kapacitások gyors feltöltéséhez és kisütéséhez is ilyen irányban szükséges nagy áram.

Egy TTL-LS kapu L állapotú kimenõ karakterisztikája a 15.12 ábrán látható. Az ábrán felrajzoltuk az ellenütemû kimenetnek az L állapotban vezetõ elemek is. Vizsgáljuk meg a kimenet mûködését elõször a $D6$ dióda nélkül. A befelé

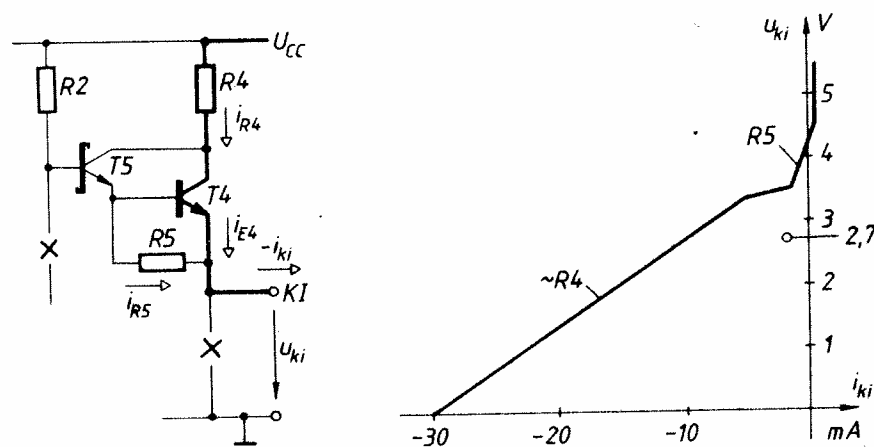
15.12 ábra
TTL-LS kapu kimenõ karakterisztikája L állapotban

folyó terhelő áramot a kimenet alsó tranzisztora (T3) vezeti le a földcsatlakozás-hoz. A mA nagyságrendű terhelő áramoknál a T3 a telítés határán üzemel, a kimeneti L szint a T3 maradékfeszültsége. Ez nulla terhelésnél kb. 0,15 V, a specifikált terhelhetőségnél, ami 8 mA, tipikusan 0,35 V. (Az ábrán szaggatott vonallal a 0,5 V specifikált worst-case értéket is bejelöltük.) A T3 bázisáramát (I_{B3}) nagyjából az $R2$ ellenállás árama adja a T2 tranzisztoron keresztül. Ha a befolyó áram kis mértékben meghaladja a $B \cdot I_{B3} \approx B \cdot I_{R2}$ értéket, a T3 tranzisztor kikerül a telítésből, és mint egy $B \cdot I_{B3}$ áramú generátor működik. Ez az érték a 74LS áramköröknél kb. 20 mA.

Most nézzük meg a működést a beiktatott D6 dióda esetén. Az áramot a $B \cdot I_{B3}$ érték fölé növelve, a kimenő feszültség meredeken emelkedni kezd. Amikor eléri az $(U_{BE3} + U_{CE2m} + U_{DF6})$ értéket, megindul az áram a D6 diódán keresztül. A D6 dióda árama a T2 tranzisztoron keresztül a T3 bázisába folyik. Ez nagymértékben megnöveli a T3 áramnyelő képességét, és a kimenő karakterisztika a pont-vonallal jelölt módon alakul.

A TTL-LS kapu H állapotú kimenő karakterisztikáját a 15.13 ábra mutatja. Az ábrán szintén felrajzoltuk az ellenütemű kimenetnek ebben az állapotában vezető elemeit. Kis kifelé folyó terhelő áram esetén a T4 még nem vezet, a kimenet az $R5$ ellenálláson keresztül a T5 emitterére kapcsolódik. A T5 nagyon kis bázisárama által okozott feszültségesés az $R2$ ellenálláson elhanyagolható, így a kimenő feszültség ebben a tartományban:

$$u_{ki} = U_{CC} - U_{BE5} - R5 \cdot (-i_{ki}).$$



15.13 ábra

TTL-LS kapu kimenő karakterisztikája H állapotban

Ha a terhelő áram meghaladja az $U_{BE5}/R5$ értéket, ami a 74LS áramköröknél $0,7 \text{ V}/4 \text{ k}\Omega = 0,17 \text{ mA}$, akkor a T4 is vezetni kezd, és a T5-T4 mint egy ún. Darlington emitterkövető nagyon kis kimenő ellenállást ($\approx 20 \Omega$) biztosít. A kimenő feszültség:

$$u_{ki} = U_{CC} - R2 \cdot I_{B5} - U_{BE5} - U_{BE4} \approx 3,4 \text{ V}.$$

A specifikált worst-case érték 2,7 V, $-0,4 \text{ mA}$ terhelés mellett.

A kimenő áram a tápfeszültségből az $R4$ ellenálláson és a T5-T4 tranzisztoron át folyik a kimenethez. A kimenő ellenállás csak addig marad az említett nagyon kis érték, amíg a T5-T4 nem kerül a telítés határára az $R4$ -en eső feszültség miatt. Amikor a T5-T4 a telítés határára jut, a T4 kollektorfeszültsége már nem változik, és a kimenő ellenállás gyakorlatilag $R4$. A 74LS áramkör kb. 5 mA terhelésnél jut ebbe a tartományba, és a rövidzárási árama tipikusan 30 mA.

A H állapotú kimenetre befelé folyó áramot adva (pl. terhelés az U_{CC} felé), a T4 és T5 lezárt állapotba kerül, és a kimeneten csak a μA nagyságrendű visszaramok folynak. (A 15.13 ábrán a karakterisztika kisáramú része nincs léptékhelyesen rajzolva, mert különben a rajzon beleolvadna a feszültségtengelybe.) Ezért a kimenetet pl. egy $\text{k}\Omega$ nagyságrendű ellenállással felhúzza a tápfeszültséghez, a H szint megegyezik az U_{CC} -vel, aminek a nem TTL áramkörhöz történő illesztésnél lehet jelentősége.

Az előzőekben a TTL-LS áramkör kimenő karakterisztikáit vizsgáltuk. A továbbfejlesztett Schottky-TTL kapuk kimenete hasonló felépítésű, ezért kimenő karakterisztikájuk is hasonló jellegű. A nagysebességű változatok (74F, 74AS) kimenete azonban nagyobb áramú, amire a terhelő kapacitások gyorsabb töltése és kisütése miatt van szükség. Az $R2$ ellenállás kisebb értékű, ezért az L állapotban a T3 tranzisztorok $\approx BI_{R2}$ „áramnyelő képessége” 70–100 mA körüli. Az $R4$ áramkorlátozó ellenállás is kisebb értékű, ezért H állapotban is nagyobb áramot tudnak leadni, a H állapotú rövidzárási áram 80 mA körül van.

A különböző TTL áramköröcsaládok terhelése és terhelhetősége eltérő nagyságú. A nagyobb munkaponti áramú (teljesítményfelvételű) változatok terhelhetősége nagyobb, de ezek bemenő árama is rendszerint nagyobb. Az eltérések azonban nem túl nagyok, egy kisebb teljesítményfelvételű változat is meg tud hajtani legalább 4 nagyobb áramú bemenetet. Az egy áramköröcsaládon belül megengedhető fan-out min. 10, a 74LS és a továbbfejlesztett Schottky-TTL áramköröknél min. 20. Az áramköröcsaládok tartalmaznak növelt meghajtóképességű, ún. puffer (buffer) áramköröket is.

FELADATOK

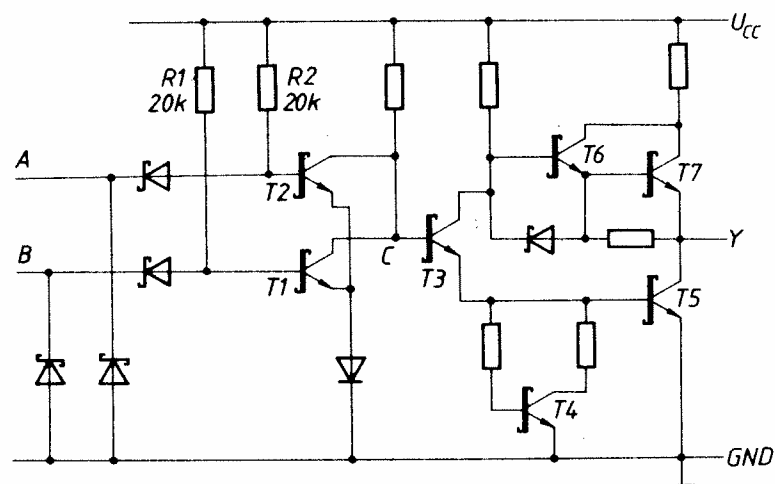
F.15.1 Rajzolja fel a 15.1 ábrán látható TTL kapu tipikus kimenő karakterisztikáját L és H állapotban!

($R_1 = 4 \text{ k}\Omega$, $R_2 = 1,6 \text{ k}\Omega$, $R_3 = 1 \text{ k}\Omega$, $R_4 = 130 \Omega$, a tranzisztorok tipikus áramerősítési tényezője legyen $B = 40$.)

F.15.2. Rajzolja fel a 15.4 ábrán látható TTL-S kapu bemenő karakterisztikáját,

- ha a két bemenet közösítve van,
- ha a másik bemeneten H szint van,
- ha a másik bemeneten $+0,8 \text{ V}$ van.

F.15.3 A 15.F.1 ábrán egy TTL-LS kapu (74LS32) kapcsolási rajza látható. Elemezze az áramkör működését!



15.F.1 ábra
A 74LS32 kapuáramkör

Határozza meg az áramkör által megvalósított logikai funkciót a bemenetek és a belső C pont, valamint a bemenetek és az Y kimenet közt.

A belső C ponton milyen feszültség szintek tartoznak az L és H állapothoz? Mekkora az áramkör komparálási feszültsége?

Egészítse ki a kapcsolást úgy, hogy az áramkör az $Y = A + BD$ funkciót valósítsa meg.

16. ECL logikai áramkörrendszerek

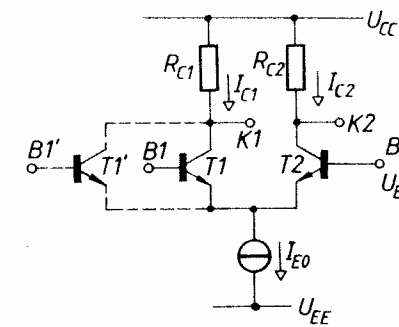
16.1 Az ECL alapáramkör

Az ECL áramkörök logikai magja differenciálerősítőhöz hasonló felépítésű (16.1 ábra). A differenciálerősítőkre vonatkozó ismert összefüggések szerint, ha a T_1 tranzisztor bázispontjának potenciálja $0,1 \text{ V}$ -tal pozitívabb a T_2 bázisánál, akkor az I_{E0} áram gyakorlatilag csak a T_1 -en keresztül folyik, a T_2 le van zárva ($I_{C2} < 0,03 \cdot I_{E0}$). Ha pedig a T_1 bázisa $0,1 \text{ V}$ -tal negatívabb T_2 bázisánál, akkor a T_1 van lezárva, és a T_2 vezet. A T_2 bázisára egy konstans feszültséget adva, a T_1 és T_2 kapcsolóüzemű működtetéséhez a T_1 bázisán egy $0,2 \text{ V}$ nagyságú feszültségváltozás is elegendő. A kapcsolást logikai áramköri egységként alkalmazva, az U_H és U_L szint távolságát a fent említett $0,2 \text{ V}$ -nál nagyobbra kell választani, hogy kielégítő zavarvédetségű áramkörhöz jussunk.

Az ECL kapuáramkörökben a differenciálerősítő T_1 tranzisztorával még egy vagy több tranzisztor kapcsolódik párhuzamosan, egyet közülük a 16.1 ábrán is bejelöltünk szaggatott vonallal. Az áramkörrendszer ECL (Emitter-Coupled Logic: emittercsatolt logika) elnevezése is innen ered, az áramkör logikai funkciót megvalósító részében az emitterek egy közös, nem földelt pontra kapcsolódnak, és az egyes tranzisztorok közti csatolás ezen közös emitterponton keresztül történik.

Belátható, hogy ha akár a T_1 vagy akár a T_1' bázisa néhány tized voltal pozitívabb a T_2 bázisánál, akkor a T_2 lezár, és az I_{E0} áram az R_{C1} ellenálláson folyik át. A B_1 és B_1' bemeneti pont közt tehát logikai VAGY kapcsolat valósul meg. Az így kialakított logikai áramkör komparálási feszültsége megegyezik az U_{BB} pontra kapcsolt segéd feszültséggel.

A nagy működési sebesség eléréséhez a tranzisztoroknak telítetlen kapcsoló üzemben kell működniük, mert a töltéstárolási idő fellépése esetén nem lehetne $1-2 \text{ ns}$ rövidségű kikapcsolási időt elérni. A telítődést megakadályozandó, a kollektorok legfeljebb $0,2-0,3 \text{ V}$ -tal lehetnek negatívabbak a megfelelő bázisoknál. Az U_L és U_H szinteknek közre kell fogniuk az U_{BB} feszültséget, és így a K_1 vagy K_2 kollektorpont csak akkor vezérelheti közvetlenül a következő kapuáramkör bázisát, ha az U_H és U_L távolsága legfeljebb $0,5 \text{ V}$. Ekkora logikai



16.1 ábra
ECL áramkör belső magja

szinttávolság a zavarérzékenység miatt csak belső kapuknál engedhető meg. Az LSI áramkörök belsejében valóban előfordulnak ilyen felépítésű kapuk, ahol különben ezt a kialakítást CML (Current Mode Logic) áramkörtechnikának szokták nevezni.

A logikai áramkörrendszerekben 0,5 V-nál nagyobb szinttávolságra van szükség a kielégítő zavarvédetséghez. A nagysebességű áramköröknél azonban a nagy szinttávolság is kedvezőtlen, mert akkor a terhelő kapacitások nagyon gyors feltöltéséhez vagy kisütéséhez túl nagy áramok szükségesek. Az ECL logikai áramkörök esetében a logikai szintek közti távolságot a zavarvédetség szempontjából szükséges minimális értékre választották, az U_L és U_H távolsága 0,85 V. Ez a szinttávolság már nagyobb annál, hogy a K1 vagy K2 kollektor-pont közvetlenül vezérelhesse a következő fokozat bázisát: szinteltoló fokozat beiktatására van szükség.

Szinteltolónak egy emitterkövető fokozatot használnak. A szinteltoló emitterkövető elhelyezkedhet az áramkör bemenetén vagy kimenetén is. A gyakorlatban a kimenetehz rendelt emitterkövető bizonyult kedvezőbbnek, mert ez egyben kis kimenő ellenállást is biztosít.

16.2 Az ECL10K áramkörrendszer

A legelterjedtebb ECL áramkör család az ECL10 000-es sorozat, melyet röviden ECL10K családnak neveznek. Felépítése az előbb vázolt elvet követi, a differenciálerősítő-szerű logikai részhez kimeneti emitterkövetők csatlakoznak (16.2 ábra). Az I_{E0} áramgenerátor szerepét az R_3 ellenállás tölti be. A kimeneti emitterkövetők a szükséges szinteltolás mellett a nagy sebességhez szükséges kis kimenő ellenállást is biztosítják. Az U_{BB} feszültséget a lapkára integrált speciális feszültségosztó állítja elő.

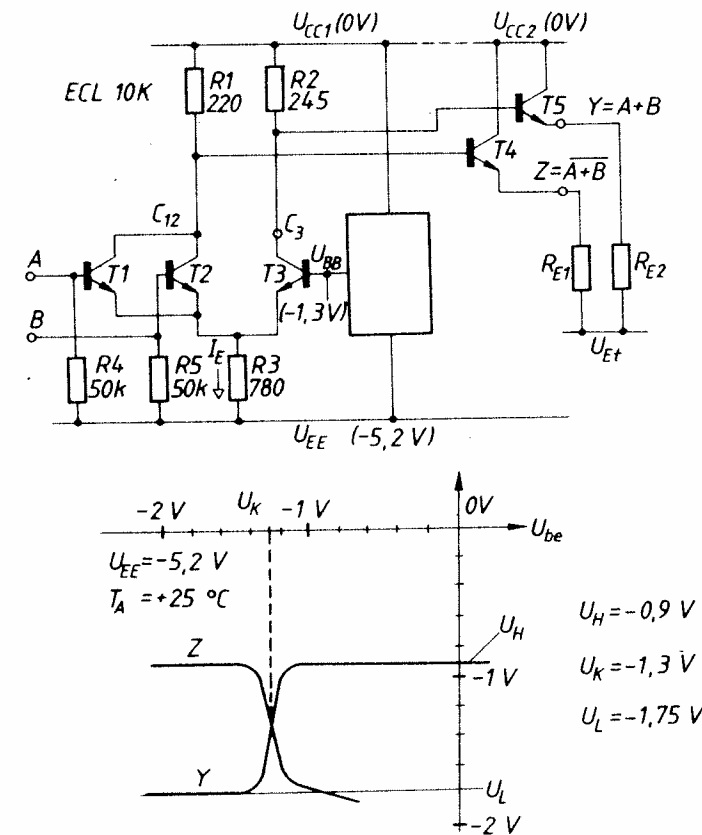
A kapcsolás A és B bemenetére L szintet adva a $T1$ és $T2$ tranzisztor lezárt állapotba kerül, a $T3$ pedig vezet. Ennek megfelelően a $T3$ kollektorához kapcsolódó emitterkövető kimenetén (Y) az L szint, a másik kimeneten (Z) a H szint áll elő. A kimenetek feszültsége:

$$U_{YL} = U_{CC1} - R2(I_{C3} + I_{B5}) - U_{BE5}, \quad (16.1)$$

$$U_{ZH} = U_{CC1} - R1 \cdot I_{B4} - U_{BE4}. \quad (16.2)$$

A (16.1) kifejezésben $I_{C3} \cong I_E = (U_{BB} - U_{BE3} - U_{EE})/R3$ értékét behelyettesítve, és a kifejezést rendezve:

$$U_{YL} = U_{CC1} - \frac{R2}{R3}(U_{BB} - U_{BE3} - U_{EE}) - R2 \cdot I_{B5} - U_{BE5}. \quad (16.3)$$



16.2 ábra
ECL VAGY/NOR kapu és transzfer karakterisztikái

A kimeneteken $R_{E1} = R_{E2} = 50 \Omega$ értékű emitter ellenállásokat feltételezve egy $U_{Et} = -2 \text{ V}$ tápfeszültséghez, az $R1 \cdot I_{B4} \approx 0,15 \text{ V}$, $R2 \cdot I_{B5} \approx 0,05 \text{ V}$. Az U_{BE4} , U_{BE5} feszültség az ECL áramköröknél ilyen terhelés mellett $0,75 \text{ V}$ körül van. Ezeket az értékeket behelyettesítve, valamint a szokásos $U_{CC1} = 0 \text{ V}$ és $U_{EE} = -5,2 \text{ V}$ tápfeszültségeket feltételezve:

$$U_{YL} \cong -1,75 \text{ V}, \quad U_{ZH} \cong -0,9 \text{ V}.$$

Hasonlóképpen felírhatók a kimeneti feszültségek a kapu másik állapotára, amikor az A vagy B bemeneten H szint van, és ennek megfelelően a $T1$ vagy $T2$ vezet, és a $T3$ le van zárva. A tipikus értékeket behelyettesítve ugyanekkora L és H szintet kapunk. (Az áramkört így kellett megtervezni.)

A kimeneti logikai szintekre adódó összefüggéseket megvizsgálva kiderül, hogy ha az $R1 \cdot I_{B4}$, illetve $R2 \cdot I_{B5}$ tagot elhanyagoljuk, akkor a H szint nem függ az ellenállások értékétől, és az L szint értékét az ellenállások abszolút

értéke helyett csak arányuk befolyásolja. Az ellenállásarány szórásának kis értéken tartása az IC gyártástechnológiában nem okoz gondot.

A logikai szintekre felírt összefüggésekből is kimutatható, hogy a logikai szinteknek az U_{CC1} tápfeszültségre vonatkoztatott érzékenysége nagyobb, mint az U_{EE} -re vonatkoztatott. Ugyanakkor a logikai szintek potenciálban is közelebb vannak az U_{CC1} -hez. Ez indokolja, hogy a gyakorlatban az U_{CC1} -et választják földpotenciálnak (referenciapontnak), és ebből következően az U_{EE} egy negatív tápfeszültség. A kimeneti emitterkövetők az U_{CC2} -re vannak kötve. Ezt a táplálási pontot is földre kötik. A két földpont azért van különválasztva, hogy a kimenetek nagy árama ne a logikai rész föld-kivezetésén át folyjon.

Az ECL10K kapuk logikai szintjeinek megváltozása a tápfeszültség vagy hőmérséklet változásakor önmagában kis értékű, de az áramkör tized volt nagyságrendű zavarvédeltsége miatt nem hagyható figyelmen kívül. Ezért az U_{BB} feszültséget előállító áramkör rész hőmérséklet- és tápfeszültségfüggését úgy alakítják, hogy az U_{BB} -vel gyakorlatilag megegyező komparálási feszültség mindig középen legyen U_L és U_H között. Ebből következően az egymással közvetlenül kapcsolódó áramkörök hőmérsékletének lehetőleg azonosnak kell lennie, úgyszintén a tápfeszültségének is.

Itt említjük meg, hogy gyártanak hőmérséklet- és tápfeszültség-kompenzált ECL áramköröket is (Fairchild ECL100K sorozat). Ezeknél az áramköröknél a differenciálerősítő rész közös munkaellenállását egy áramgenerátor helyettesíti. Az áramgenerátor megfelelően kialakított hőmérséklet- és tápfeszültség-karakterisztikája hozza létre a kompenzációt. Az ECL áramkörök bemenetén található 50 k Ω -os, ún. lehúzó ellenállások (16.2 ábrán R4 és R5) a szabadon hagyott bemeneteken határozott L szintet hoznak létre. E nélkül a p-n átmenetek visszáramai a szabadon hagyott bemeneteken közbenső szintet állíthatnak be, ami a működést zavarja.

Az ECL áramkörök kimenetén viszont az emitter munkaellenállást nem integrálják az áramkörbe, azt a tokon kívül kell csatlakoztatni. A külön emitter munkaellenállás ugyan növeli az alkatrészszámot és a helyfoglalást, de ezt az előnyök ellensúlyozzák. A külső munkaellenállás nem melegíti a lapkát. A szabad emitteres kialakítás megkönnyíti a kimenetek közti huzalozott logikai kapcsolat kialakítását. Emellett lehetőséget ad a tervezőnek arra, hogy az emitter munkaellenállás értékét és helyét a konkrét logikai hálózat szempontjából a legkedvezőbbben válassza meg.

Az ECL10K áramkör kimenete a T4 ill. T5 tranzisztoron keresztül nagy kifelé folyó áramot tud leadni, ezért a kimenetet terhelő kapacitások feltöltése, az $L \rightarrow H$ átmenet nem jelent gondot. A $H \rightarrow L$ átmenetnél szükséges kisütő áramot csak az emitter munkaellenállás tudja elnyelni. A kisütéshez szükséges I_{RE} áram meghatározása az alábbi összefüggéssel történhet:

$$I_{RE} \cdot t_f \geq C_i(U_H - U_L), \quad (16.3)$$

ahol t_f a lefutási idő és C_i a kimenetet terhelő eredő kapacitás. Az ECL10K áramkörök tipikus fel- vagy lefutási ideje 3 ns. Ezt, és a logikai szintek értékét behelyettesítve kapjuk:

$$I_{RE}[\text{mA}] > 0,3 \cdot C_i[\text{pF}]. \quad (16.4)$$

Egy ECL10K bemenet kapacitása 3 pF körül van. A meghajtó kapu kimenetének kapacitása egy néhány cm hosszú vezetékcsakasszal 5–7 pF-ra tehető. Ebből következően, ha a kimenet csak egyetlen másik kaput vezérel, akkor is legalább 3 mA áramra van szükség. Ez biztosítható például egy 1,2 k Ω körüli ellenállással, melynek másik vége az U_{EE} tápfeszültségre kapcsolódik. Nagyobb fan-out vagy hosszabb vezeték esetén kisebb emitterellenállás szükséges. A 20 cm-t meghaladó hosszúságú vezetékek az ECL10K működési sebességénél már távvezetékeknek tekintendők, és ezt a huzalozás kialakításánál és az emitter ellenállás helyének és értékének megválasztásánál figyelembe kell venni (lásd 18.5 szakasz).

Az ECL10K sorozat áramköreinek tipikus jelterjedési ideje 2 ns. A tipikus disszipáció terhelés nélküli kimenetnél 25 mW/kapu (az adatlapok általában csak ezt a kisebb értéket közlik), de a szokásos külső emitterellenállást is beszámítva, a disszipáció 50 mW/kapu értékre tehető.

A TTL áramkör családok szigorú worst-case specifikációjához szokott tervező számára az ECL10K család adatmegadási rendszere egyébként is szokatlan: az elektromos paraméterek határértékeit csak $U_{EE} = -5,2 \text{ V} \pm 0,01 \text{ V}$ tápfeszültség esetén és néhány fix környezeti hőmérsékleten (0 °C, +25 °C, +70 °C) adják meg mérőkapcsolásban. Az áramkör ugyan funkcionálisan helyesen működik az $U_{EE} = -5,2 \text{ V} \pm 5\%$ tápfeszültségtartományban is, de erre a tartományra a logikai szintek már nincsenek specifikálva. A specifikált „worst-case” zavartűrés csak 0,125 V, $U_{EE} = -5,2 \text{ V}$ és minden kapura azonos +25 °C hőmérséklet esetén. Eme kis zavarvédeltség és a nagy működési sebesség miatt a konstrukció, elsősorban a vezetékvezetés kialakítását fokozott gondossággal kell végezni.

16.3 Növelt sebességű ECL áramkör családok

A gyártástechnológia fejlődése nem csak a Schottky-TTL áramköröknél, hanem az ECL áramköröknél is lehetővé tette továbbfejlesztett, nagyobb sebességű áramkör családok megjelenését.

Az ECL10KH sorozat az ECL10K család növelt sebességű változata. Az ECL10KH sorozat tipikus jelterjedési ideje 1 ns, a teljesítményfelvétele azonban nem változott. A kapcsolásban csak annyi a változás, hogy tápfeszültségkompenzációt építettek be, ezért a logikai szintek gyakorlatilag függetlenek a tápfeszültségtől. Ezt úgy érik el, hogy a logikai részben a közös emitterellenállást egy áramgenerátorral helyettesítik. Az ECL10KH áramkörök paraméterei az $U_{EE} = -5,2 \text{ V} \pm 5\%$ tartományra vannak specifikálva, és a zavarvédelem is egy kicsit jobb, a specifikált érték 150 mV.

A másik, említésre érdemes növelt sebességű áramkör család az ECL100K sorozat. Ennek jelterjedési ideje 0,8 ns/kapu. Az ECL100K áramkörök tápfeszültség- és hőmérsékletkompenzááltak, logikai szintjeik gyakorlatilag a hőmérséklettől sem függenek.

A növelt sebességhez meredekebben változó jelek tartoznak, ezért ezeknél az áramköröknél még kritikusabb a huzalozás kialakítása. Nagyobb hálózat esetén a földlemez alkalmazása elengedhetetlen.

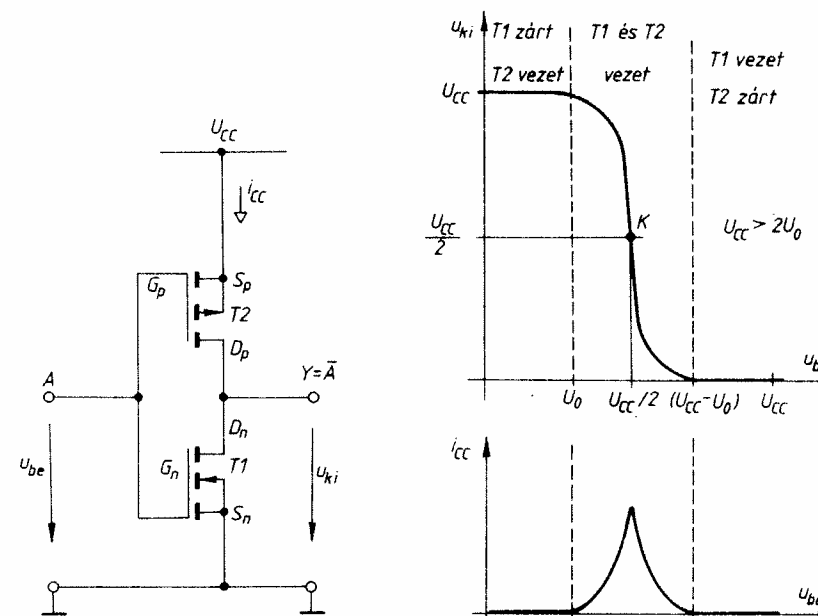
Felmerül a kérdés, hogy várható-e még gyorsabb logikai áramkörrendszerek megjelenése. A kérdést megvizsgálva úgy tűnik, hogy még gyorsabb SSI elemeket már nem érdemes kifejleszteni. Egy ECL100K kapu készletetése egy kb. 10 cm hosszú jelvezeték készletetésével ekvivalens, ezért a sebesség növelésének járható útja az, hogy az egész nagysebességű hálózatot egy vagy néhány LSI IC-be integráljuk. Az ECL10KH, ECL100K MSI áramkörök belső kapuinak terjedési ideje 0,5 ns körül van, nagysebességű LSI áramkörök belsejében 0,1 ns/kapu terjedési időt is elérnek.

17. CMOS logikai áramkörrendszerek

17.1 CMOS alapáramkörök

A CMOS inverter

A CMOS inverter alsó kapcsoló tranzisztora egy n-csatornás MOS tranzisztor, a munkaellenállás szerepét pedig egy p-csatornás MOS tranzisztor tölti be, melyet szintén a bemenő jel vezérel (17.1 ábra). Mindkét tranzisztor növekvő nyeresű üzemmódot, és paraméterei (abszolút értékben) egyformák. A két tranzisztor így egy komplementer párt képez, az áramkörrendszer elnevezése (CMOS: Complementary MOS) is ebből származik.



17.1 ábra
CMOS inverter

Vizsgáljuk meg az inverter működését a transzfer karakterisztika felvételével. Feltételezésünk szerint a kimenetre CMOS áramkörök kapcsolódnak, ezek egyenáramú terhelése a szigetelt vezérlőelektródák következtében zérus. Az inverter U_{CC} tápfeszültsége a gyakorlatnak megfelelően legyen nagyobb, mint a küszöbfeszültség kétszerese.

Indulásként tételezzük fel, hogy a bemeneti feszültség zérus. Ekkor a T1 n-csatornás tranzisztor le van zárva. A T2 p-csatornás tranzisztor vezérlőelektroda-emitter feszültsége $-U_{CC}$ nagyságú, negatívabb, mint a $-U_0$ küszöbfeszültség, a T2 csatornája tehát vezet. Mivel T1 le van zárva, és terhelő áram sincs, az inverter tápáramfelvétele (i_{CC}) zérus. A vezető T2 a kimenetet a $+U_{CC}$ tápfeszültségre húzza fel, a kimeneti H szint névleges értéke: $U_H = U_{CC}$.

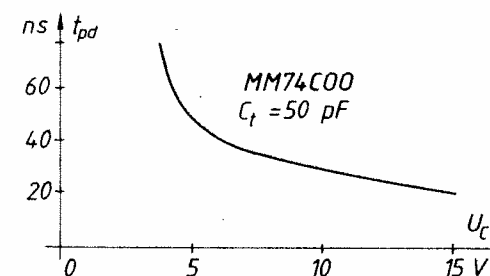
A bemeneti feszültséget az U_0 küszöbfeszültség fölé növelve a T1 is vezetni kezd, és a kimenő feszültséget a T1 és T2 pillanatnyi csatornaellenállásának aránya határozza meg. Ebben a tartományban áram is folyik a tápfeszültségből a vezető T1 és T2 tranzisztoron keresztül. A feszültséget növelve T1 ellenállása egyre kisebb, a T2-é pedig egyre nagyobb lesz, és ennek következtében a kimenő feszültség csökken. Amikor a bemenő feszültség meghaladja az $(U_{CC} - U_0)$ értéket, a p-csatornás tranzisztor teljesen lezár, és a jól vezető n-csatornás tranzisztor a kimenetet a földre húzza le. A kimeneti L szint névleges értéke: $U_L = 0$. Ebben a tartományban a tápáramfelvétel megint zérus lesz, mert a T2 lezárt állapotba került.

Belátható, hogy komplementer tranzisztorok esetén a komparálási feszültség (U_K) éppen $U_{CC}/2$. Az $u_{be} = U_{CC}/2$ feszültségnél mindkét tranzisztor vezérlőelektroda-emitter feszültsége (U_{GS}) abszolút értékben egyforma nagy, tehát csatornaellenállásuk is egyforma. A két egyforma nagyságú ellenállás a tápfeszültséget éppen a felére osztja le, $u_{ki} = U_{CC}/2 = u_{be}$. A komparálási szint tehát a két logikai szint közt közepesen van, ami a zavarvédelem szempontjából a legkedvezőbb elhelyezkedés.

A CMOS áramkörök ugyan $2 U_0 > U_{CC} > U_0$ tápfeszültség esetén is működőképesek, de a megfelelő áramkörjellemezők (pl. zavarvédelem) biztosítására a logikai áramkörrendszereknél az $U_{CCmin} > 2 U_0$ feltételnek megfelelően adják meg a működési tápfeszültség-tartományt. A közös CMOS áramkörrendszerekben például az U_0 kb. 1,3 V, ezért az U_{CC} alsó határaként 3 V-ot adnak meg. A tápfeszültség felső határát a tranzisztorok letörési feszültsége vagy az átkapcsolásnál folyó nagy áramok korlátozzák. A közös CMOS áramkörrendszereknél például $U_{CCmax} = 15 \dots 18$ V, a nagysebességű HCMOS áramköröknél csak 6 V. A CMOS áramkörök tápfeszültségét elvileg az U_{CCmin} és U_{CCmax} között bárhol megválaszthatjuk, de az egy logikai hálózatot alkotó CMOS kapuk tápfeszültségeinek azonosnak kell lenniük.

A tápfeszültség növelésével a vezető MOS tranzisztor vezérlőelektroda feszültsége is nő, ami kisebb csatornaellenállást, és ezáltal kisebb jelterjedési időt jelent (17.2 ábra). Ezért a nagyobb sebesség követelménye esetén, amikor még nem voltak nagysebességű CMOS logikai áramkörök, a közös CMOS áramkörrendszereket +10 V tápfeszültségről járatták. A tápfeszültség növelésével azonban az átkapcsolás közbeni teljesítményfelvétel is nő (lásd 18.3 fejezet). Manapság a CMOS logikai áramkörök tápfeszültsége általában 5 V, mely esetben a logikai szintek lényegében kompatibilisek a TTL áramkörökével és

az LSI áramkörökével. Ettől eltérő tápfeszültséget csak különleges illesztési követelmények indokolnak.

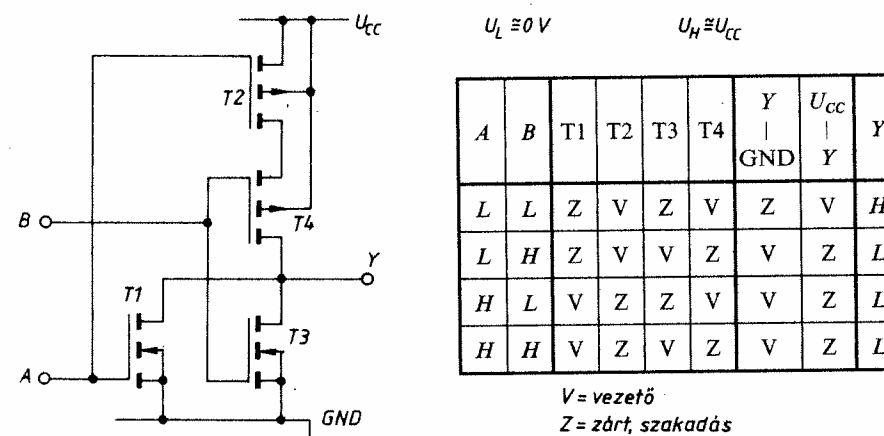


17.2 ábra
Jelterjedési idő függése a tápfeszültségtől

CMOS NOR és NAND kapuk

A MOS áramkörtechnikában NOR kaput a vezérelt alsó kapcsoló tranzisztorok párhuzamosan kötésével hozhatunk létre. A CMOS áramkörtechnikában a „munkaellenállás” is vezérelt, mégpedig olyan módon, hogy ha az n-csatornás tranzisztorok egy vezető ágat képeznek a kimenet (Y) és a föld között, akkor a p-csatornás tranzisztorokból kialakított munkaellenállásnak a kimenet és a tápfeszültség között szakadásnak kell lennie. A NOR kapu esetén ez azt jelenti, hogy a p-csatornás MOS tranzisztorokat sorba kell kötni (17.3 ábra). Ezt megvalósítva, ha valamelyik bemenet H szintre kerül, akkor a hozzá tartozó n-csatornás MOS tranzisztor az Y kimenetet földre húzza, és a munkaellenállás szakadás lesz, mert a sorba kapcsolt p-csatornás tranzisztorok közül az adott bemenethez tartozó lezár.

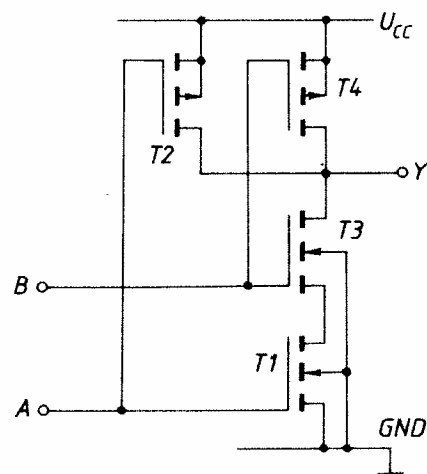
A 17.3 ábrán a MOS tranzisztorok szubsztrát (substrate) vezérlőelektrodájának szokásos bekötését is feltüntettük. A T4 p-csatornás MOS tranzisztor a kisebb helyfoglalás érdekében a T3-mal közös n-típusú szigeten alakítják ki, amit a potenciálviszonyok miatt U_{CC} -re kell kötni. Ezért a T4 ún. szubsztrát



17.3 ábra
CMOS NOR kapu

érlőelektródája az U_{CC} -hez, és nem a saját emitteréhez kötődik. A szubsztrát-
tróda potenciálja ugyan befolyásolja a küszöbfeszültséget (U_0), de ez a hatás
n jelentős.

A CMOS NAND kapuban az n-csatornás MOS tranzisztorok kapcsolódnak
sorba, és a p-csatornások párhuzamosan (17.4 ábra).



A	B	Y	R_{ki}
L	L	H	$R_p/2$
L	H	H	R_p
H	L	H	R_p
H	H	L	$2R_n$

$R_n, R_p = a$ vezető n- ill.
p-csatornás tranzisztor
csatornaellenállása

17.4 ábra
CMOS NAND kapu

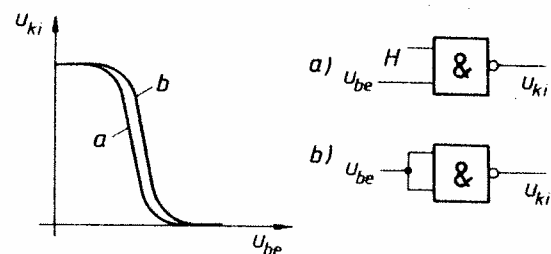
Ellentétben az inverterrel, a NOR és NAND kapuk struktúrája már nem
szimmetrikus, az egyik részen a tranzisztorok sorba, a másik részen párhuzamosan
kapcsolódnak. A sorba kapcsolódó tranzisztorokat kisebb ellenállásúra
(szélesebb csatornájúra) alakítják ki úgy, hogy eredő ellenállásuk egyezzen meg
egy nem sorba kapcsolódó tranzisztor csatornaellenállásával. A 17.4 ábrán
látható kétbemenetű NAND kapu esetén ez azt jelenti, hogy az n-MOS tranzisz-
tor csatornaellenállása a p-típusúaknak a fele legyen: $R_n = R_p/2$. A vezérléstől
teljesen független kimenő ellenállást azonban még így sem lehet megvalósítani,
a példaként szereplő NAND kapu kimenetének H állapotában a kimenő ellenál-
lás függ attól, hogy a párhuzamosan kapcsolt tranzisztorok közül hány vezet.

A vezérlésfüggő kimenő ellenállás következtében a jelterjedési idő is vezérlés-
függő lesz. Például az előbb tárgyalt NAND kapu esetén a kimenet $L \rightarrow H$
átmenete gyorsabban lezajlik, ha nem csak egy, hanem több bemenet vált
egyidejűleg H-ból L-be.

Az átváltási tartományban a kapu kimenő feszültségét az alsó és felső rész
eredő ellenállásainak aránya határozza meg, és mindegyik bemenet potenciálja
befolyásolja az eredő ellenállást. Például a 17.4 ábrán látható NAND kapu B
bemenetét vezérelve a kimenő feszültség kisebb, ha az A bemeneten eleve H szint
van, mert akkor a T1 tranzisztor teljesen vezet már az átváltás kezdetén is.

17.5 ábra

A transzfer karakterisztika vezérlés-
függése

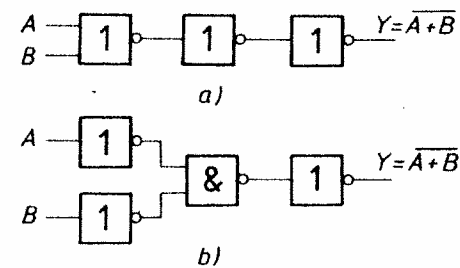


Ebből következik, hogy a transzfer karakterisztika és a komparálási szint is függ
attól, hogy egyidejűleg hány bemenetet vezérelünk (17.5 ábra). Sőt, a bemenet
komparálási feszültsége függ attól is, hogy a vezérelt bemenethez tartozó tran-
zisztor a földre közvetlenül kapcsolódik (T1), vagy egy másik tranzisztor csator-
naellenállásán keresztül (T3). Ha ugyanis a tranzisztor nem közvetlenül kapcsol-
ódik a földre, akkor (átkapcsolás közben) az emittere (S) nincs földpotenciálon,
és az U_{GS} feszültsége kisebb a bemeneti feszültségnél.

Megjegyezzük, hogy az előzőekben tárgyalt aszimmetriák annál kifejezetteb-
ben jelentkeznek, minél több bemenetű a kapu. Ezért 4-nél több bemenetű
kaput közvetlenül nem realizálnak. Négyenél több bemenő változó esetén a
NOR, NAND funkciót többszintű, legfeljebb 4 bemenetű elemeket tartalmazó
hálózattal realizálják.

Pufferelt CMOS kapuáramkörök

A vezérlésfüggő kimenő ellenállás okozta problémák megszüntethetők a
kimenetek pufferelésével, ami azt jelenti, hogy az áramkör logikai része után
egy vagy két invertert integrálnak, és ez az inverter képezi az áramköri egység
kimenetét. A 17.6 ábrán egy NOR kapu pufferelésének kétféle lehetőségét mu-
tatjuk be. Az a) változatnál csak a ki-
menet van pufferelve. A b) változatnál
a bemenetek is pufferelve vannak, ezért
ennél a megoldásnál a komparálási feszültség is gyakorlatilag vezérlésfüggetlen,
kivülről nem látszik a belső kapu vezérlésfüggő komparálási szintje. A bemene-
ten is pufferelt kapuáramkörhöz azonban több tranzisztorra van szükség, ezért
ritkábban alkalmazzák.

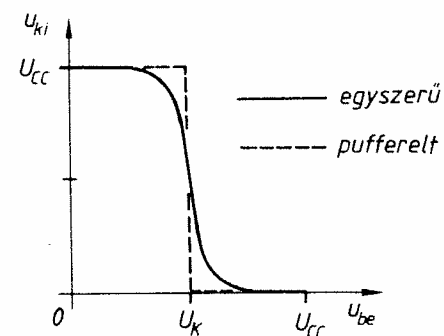


17.6 ábra
Pufferelt NOR elem logikai vázlata

A kimenet pufferelése az áramkör helyigényét jelentősen nem növeli, mert
csak a kimeneti inverter két tranzisztorát kell kis ellenállásúra, azaz nagy
méretűre kialakítani. Több bemenetű kapu esetén a pufferelés a helyigényt még

csökkentheti is, mert a nem pufferelt kapu esetén mindegyik tranzisztornál (ez 6–8 tranzisztort is jelent) kis ellenállásra, ill. nagy méretekre van szükség.

Érdemes végiggondolni a pufferelés hatását a működési sebességre. Ha csak az egymás utáni fokozatok számát nézzük, akkor úgy tűnik, hogy a jelterjedési idő megháromszorozódik. A valóságban nem ez történik. A MOS kapuk sebességét a kimeneti időállandó határozza meg. A belső kapuk kapacitív terhelése kicsi, így azok lényegesen gyorsabbak lehetnek, mint a kimeneti puffer, ebből következően a jelterjedési idő növekedése már nem olyan jelentős. További szempont, hogy egy logikai áramkör terhelését jelentős részben a vezérelt kapuk bemenete jelenti. A pufferelt kapuk esetén a bemeneti rész tranzisztorai kis méretűek, így kisebb kapacitív terhelést jelentenek, mint egy nem pufferelt változat. A kisebb eredő terhelő kapacitás pedig kisebb jelterjedési időt eredményez a vezérlő áramkörnél. Az összes hatást mérlegelve a pufferelt megoldás kedvezőbb, ezért mindegyik nagysebességű CMOS áramkörcsalád pufferelt kialakítású.



17.7 ábra

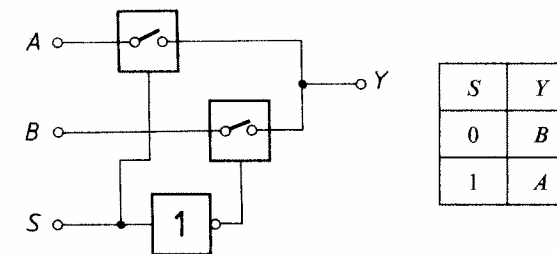
Pufferelt áramkör transzfer karakterisztikája

Az átváltási tartományban a pufferelt áramkör feszültségerősítése lényegesen nagyobb, ezért transzfer karakterisztikája nagyon meredek ebben a tartományban (17.7 ábra). A majdnem szögletes transzfer karakterisztika zavarvédetség szempontjából kedvezőbb, a gyártók nagyobb worst-case zavarvédetséget tudnak specifikálni a pufferelt áramkörcsaládoknál.

Egyes speciális alkalmazásokban a CMOS kaput erősítőként alkalmazzák (például kristályoscillátor kapcsolásokban), a munkapontot a transzfer karakterisztika meredek szakaszára állítva. A nem pufferelt CMOS inverter vagy NOR, NAND kapukkal ez könnyen megvalósítható úgy, hogy a kimenetet egy ellenálláson keresztül visszacsatoljuk a bemenetre. Mivel a CMOS bemenő árama nulla, ez az $u_{be} = u_{ki}$ beállítást jelenti, vagyis a munkapont a komparálási feszültségnél van, a transzfer karakterisztika meredek szakaszán. A pufferelt kapuk esetén ez nem járható út, mert a három fokozat direkt visszacsatolása gerjedést okoz. Az ilyen alkalmazásokhoz a pufferelt CMOS áramkör sorozatok tartalmazznak egy-két nem pufferelt kialakítású, egyfokozatú kapuáramkört. Erre a típusjelzésben rendszerint az UB (UB: UnBuffered, nem pufferelt) jelölés utal.

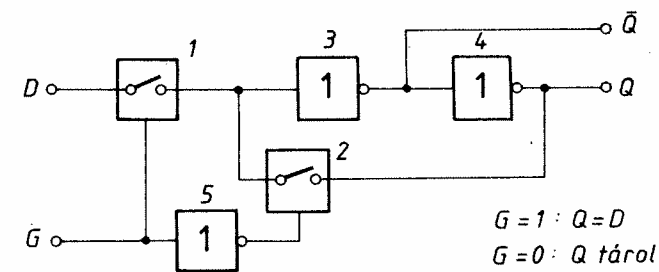
A CMOS transzfer kapu

A transzfer vagy átvivő kapu (transfer gate) tulajdonképpen egy analóg kapcsoló, melyet jelutak kapcsolására használunk, és így valósítunk meg logikai funkciókat. Alkalmazható például multiplexerekben (17.8 ábra), tároló elemekben (17.9 ábra). A transzfer kapu nem tartozik a szűkebb értelemben vett logikai kapuk közé, mert nem mindig egyértelmű, hogy a transzfer kapu melyik pólusa a kimenet. Például a 17.8 ábrán látható kapcsolás multiplexer, ha az A és B csatlakozási pont jelbemenet és az Y a kimenet. Ugyanezt a kapcsolást használhatjuk dekóderként, demultiplexerként. Ez utóbbi esetben az Y pont a bemenet, és az A és B kimenetek. Ha a transzfer kapu szakadás állapotban van, akkor a „kimenet” feszültsége határozatlan, hacsak egy ugyanerre a pontra kapcsolódó másik elem nem állít be megfelelő szintet.



17.8 ábra

Multiplexer transzfer kapuval

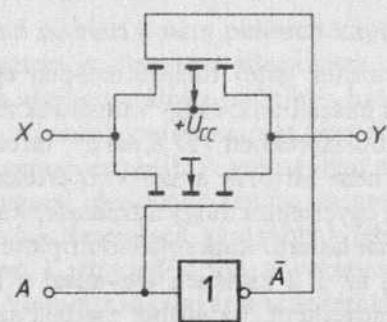


17.9 ábra

GD latch transzfer kapus megvalósítása

A CMOS transzfer kapu párhuzamosan kapcsolt n- és p-csatornás tranzisztorból áll, mely két tranzisztor ellentétes fázisú vezérlő feszültséget kap (17.10 ábra). Ha az A bemeneten L szint (0 V) van, akkor mind az n-csatornás, mind a p-csatornás tranzisztor le van zárva, és a transzfer kapu az X és Y pontok közt szakadást mutat.

Ha az A bemenetre H szintet ($+U_{CC}$) adunk, akkor legalább az egyik tranzisztor vezet, és a kapu az X és Y pontot összeköti a csatornaellenálláson keresztül.



17.10 ábra
CMOS transzfer kapu

A	\bar{A}	$X-Y$
L	H	$X-x-Y$
H	L	$X-\square-Y$ R_{ch}

Eme vezérlésnél, ha a kapcsolóra adott feszültség nulla körül van (L szint), akkor az n-csatornás tranzisztor vezet; ha a ráadott feszültség a $+U_{CC}$ körül van (H szint), akkor a p-csatornás MOS tranzisztor vezet; és ha a ráadott feszültség egy közbenső szint, akkor mindkét tranzisztor vezet.

A transzfer kapuk alkalmazásának előnye, hogy egyes funkciókat lényegesen kevesebb tranzisztorral lehet realizálni. Például a 17.9 ábrán látható transzfer kapus GD latch összesen 10 tranzisztort tartalmaz. Ezt a tárolót transzfer kapuk nélkül legkevesebb 14 tranzisztorral lehet megvalósítani.

A transzfer kapu hátránya viszont az, hogy passzív elemként viselkedve nem végez jelszint-regenerálást, és lassúbb működést eredményez. A kisebb sebességet az okozza, hogy a transzfer kapu „kimenetén” a kimenő ellenállás nem más, mint a bemenetet vezérlő kapu kimenő ellenállása, hozzáadva még a transzfer kapu csatornaellenállását, és ez a nagyobb eredő ellenállás nagyobb kimeneti időállandót eredményez. A nagyobb kimenő ellenállás miatt a transzfer kaput a digitális integrált áramkörökben csak belső kapuként alkalmazzák.

17.2 Közönséges CMOS áramkörrendszerek

Az első jól használható CMOS logikai áramkörrendszer, a CD4000A sorozat 1971-ben került piacra. Később kifejlesztették ennek puffertelt változatát, a CD4000B sorozatot. A puffertelt CMOS áramkörök megjelenése után a nem puffertelt áramkörök kiszorultak a használatból. A CD4000A sorozatot és a szintén nem puffertelt 74C sorozatot új fejlesztésekben már nem alkalmazzák.

A közönséges CMOS áramkörök lassabb működésűek, mint a TTL áramkörök. Működési sebességük nem jellemezhető jól egyetlen időadattal, mert a jelterjedési idő erősen függ a tápfeszültségtől és a kimenetet terhelő kapacitástól. Ugyanakkor az egyes gyártó vállalatok eltérő technológiákkal dolgoznak, ezért

a CD4000B sorozattal egyébként kompatibilis áramkörök sebessége is eltérő. 5 V tápfeszültség és 50 pF terhelő kapacitás mellett a CD4000B sorozat jelterjedési ideje nagyságrendileg 100 ns, a vele kompatibilis HEF4000B sorozaté kb. 40 ns.

A közönséges CMOS áramkörökben alkalmazott tranzisztorok csatornaellenállása 500 Ω nagyságrendű, ezért az áramkörök terhelhetősége korlátozott. A specifikált terhelhetőség általában egy TTL-LS kapu bemenő áramának megfelelő nagyságú. Ez a viszonylag nagy csatornaellenállás az említett működési sebességekhez elegendő, ugyanakkor kis értékre korlátozza az átkapcsolás közbeni tápáramot. Ezért az olyan feladatoknál, ahol lényeges a kis fogyasztás, és nincs szükség nagy sebességre, a HCMOS áramkörök helyett a közönséges puffertelt CMOS áramkörök alkalmazása javallott.

A közönséges puffertelt CMOS áramkörök tápfeszültsége általában 3 és 15 V között lehet. Ezért az 5 V-nál nagyobb logikai szintek igénye esetén (pl. speciális interfész áramkörökben) szintén a közönséges CMOS áramköröket kell használni.

17.3 Nagysebességű CMOS áramkörrendszerek

A gyártástechnológia felbontóképességének fejlődése lehetővé tette a MOS tranzisztorok csatornájának rövidítését, ami csökkenti a csatornaellenállást, és gyorsabb működést tesz lehetővé. A technológia javításával (pl. oldalirányú oxidelszigetelés stb.) a parazita kapacitásokat is csökkentették. A javított technológiával kialakítottak egy 10 ns tipikus jelterjedési idejű CMOS áramkörrendszert, a 74HC sorozatot.

A 74HC sorozat kifejlesztésénél a TTL-LS (74LS) áramkörök kiváltását célozták meg, ezért a HCMOS áramköröket a 74LS áramköröknek megfelelő funkciókkal és láb kiosztással gyártják. (A 4000-es sorozatú közönséges CMOS áramkörök láb kiosztása teljesen más, mint a TTL áramköröké.) A 74HC áramkörök meghajtóképessége is a TTL-LS áramkörök nagyságrendjében van (enélkül a 10 ns jelterjedési idő nem is lenne elérhető), a kimeneti logikai szinteket 4 mA terhelésnél is specifikálják.

A 74HC áramkörök bemenetén a logikai szintek határai a tápfeszültség 30 és 70%-ában vannak specifikálva, hasonlóan a közönséges puffertelt CMOS kapukhoz. A TTL áramkörök H szintje worst-case esetben nem éri el a tápfeszültség 70%-át. Azért, hogy a HCMOS kapukat a TTL áramkörök kedvezőtlen körülmények esetén is biztonságosan vezérelhessék, kifejlesztették a 74HCT sorozatot, melynek bemeneti logikai szintjei is teljesen TTL kompatibilisek. (A típusjelölésben a T betű a TTL kompatibilis bemenetre utal.)